



W 2684

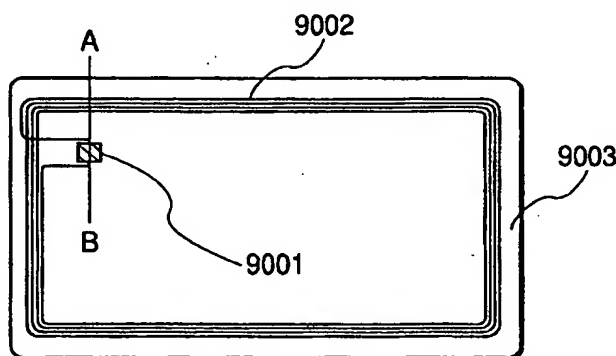
PCT

特許協力条約に基づいて公開された国際出願

(51) 国際特許分類7 G06K 19/07, B42D 15/10, D21H 21/48		A1	(11) 国際公開番号 WO00/36555
			(43) 国際公開日 2000年6月22日 (22.06.00)
(21) 国際出願番号 PCT/JP99/06944		安信千津子(YASUNOBU, Chizuko)[JP/JP] 〒101-8010 東京都千代田区神田駿河台四丁目6番地 株式会社 日立製作所内 Tokyo, (JP)	
(22) 国際出願日 1999年12月10日(10.12.99)		(74) 代理人 弁理士 小川勝男(OGAWA, Katsuo) 〒103-0025 東京都中央区日本橋茅場町二丁目9番8号 友泉茅場町ビル 日東国際特許事務所 Tokyo, (JP)	
(30) 優先権データ 特願平10/358674 1998年12月17日(17.12.98) JP			
(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP)		(81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), ARIPO特許 (GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM)	
(72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 宇佐美光雄(USAMI, Mitsuo)[JP/JP] 辻 和隆(TSUJI, Kazutaka)[JP/JP] 齋藤武志(SAITO, Takeshi)[JP/JP] 佐藤 朗(SATO, Akira)[JP/JP] 鮫島賢二(SAMESHIMA, Kenji)[JP/JP] 〒185-8601 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社 日立製作所 中央研究所内 Tokyo, (JP) 宝木和夫(TAKARAGI, Kazuo)[JP/JP] 〒215-0013 神奈川県川崎市麻生区王禅寺1099番地 株式会社 日立製作所 システム開発研究所内 Kanagawa, (JP)		添付公開書類 国際調査報告書	

(54)Title: SEMICONDUCTOR DEVICE AND PRODUCTION METHOD THEREOF

(54)発明の名称 半導体装置およびその製造方法



(57) Abstract

A method for effectively preventing a forgery of paper or film-form medium, wherein, for one solution, a thin, antenna-equipped semiconductor chip up to 0.5 mm square is embedded in a medium with the side walls of the chip formed with oxide films and separated from the chip by etching. Limiting the size of the semiconductor chip to up to 0.5 mm can improve resistances against bending and concentrated over loading, etching separation can provide a crack-, breakage-free semiconductor chip, and oxide films on the side walls require a simple process in preventing short-circuiting at edges when bonded to an antenna.

(57)要約

本願は紙又はフィルム状の媒体の偽造防止を有効に行うための方法を提供するものである。その解決手段の例は、媒体のなかの0.5mm角以下で薄型のアンテナ付き半導体チップを埋め込み、その半導体チップの側壁は酸化膜によって形成され且つエッチングによって半導体チップ分離されている。半導体チップのサイズを0.5mm以下に限定することにより、曲げ、集中過重に対して改善でき、又エッチング分離によって亀裂破壊のない半導体チップとなり、又側壁の酸化膜によってアンテナとの接着時にエッジ部分のショートが防止でき簡便な工程が採用できる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BY	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
CA	カナダ	GW	ギニア・ビサウ		共和国	TT	トリニダード・トバゴ
CC	中央アフリカ	HR	クロアチア	ML	マリ	TZ	タンザニア
CF	コンゴ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MR	モリタニア	UG	ウガンダ
CH	スイス	IE	アイルランド	MW	マラウイ	US	米国
CI	コートジボアール	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CM	カメルーン	IN	インド	MZ	モザンビーク	VN	ヴェトナム
CN	中国	IS	アイスランド	NE	ニジェール	YU	ユーゴスラヴィア
CO	コロンビア	IT	イタリア	NL	オランダ	ZA	南アフリカ共和国
CR	コスタ・リカ	JP	日本	NO	ノルウェー	ZW	ジンバブエ
CY	キプロス	KE	ケニア	NZ	ニュージーランド		
DZ	チュニジア	KG	キルギスタン	PL	ポーランド		
DK	デンマーク	KP	北朝鮮	PT	ポルトガル		
		KR	韓国	RO	ルーマニア		

明 細 書

半導体装置およびその製造方法

5 技術分野

本発明は紙またはフィルム状の媒体、たとえば各種トークンデバイス媒体、有価証券、各種金券、重要ドキュメント、ICカード、プリペイドカードなどの偽造防止を主目的とし、半導体チップを活用したバッテリーレス非接触認識方式の実現手段に関する技術に属する。

10

背景技術

本発明に関する技術として、まず特開平8—50672について説明する。この技術は各種トークンデバイス媒体のセキュリティスレッド認識装置に関するものであって、各種トークンデバイス媒体の中に文字
15 などの金属パターンを埋め込んでおきこのパターンをメタルの有無で電気的に検出しようとするものである。基本的に通常の紙のみに高度のコピー技術をほどこして偽造する目的に対して何らかの金属パターンをいれることによって偽造が困難とするものである。

次に、特開平8—202844にて開示されている従来技術について
20 説明する。この技術は紙または合成紙からなるベース基材に異方導電性ペーストにて半導体チップを接続する技術である。

また、図4には従来 of 技術例を示す。チップング41から割れ42があることを示している。この図ではパッド43が半導体チップ44の上
25 において接着樹脂45のなかにある導電粒子46がエッジとショートする可能性を示し、また導電粒子48はアンテナ配線47が基板49の上にあるのでその電極との接続に寄与する役割を示している。

また、図 7 は従来別の実施例を示している。接着樹脂 7 1 はデバイスシリコン層 7 2 の表面にアルミパッド 7 3 と表面酸化膜 7 4 がある半導体チップを導電粒子 7 5 が分散され、金パッド 7 7 の表面に捕獲された導電粒子 7 7 がアンテナ配線 7 8 との導通に寄与する状態を示している。
5 絶縁物 7 9 はパッシベーション膜である。この図では従来の異方導電性接着剤によって接続される半導体チップの断面構造を示している。

従来技術として開示されている特開平 8—5 0 6 7 2 では次に述べるような課題が存在すると本発明者は考える。すなわち、各種トークンデバイス媒体等の偽造に関して対策を配慮するなら、偽造方法が容易であるかどうかには技術的付加価値が存在すると考える。この従来例では金属のパターンを各種トークンデバイス媒体に封入することが述べられているが、この方法では、パターン作成法が容易であるばかりでなく、偽造方法を推奨するに近い危険性を有している。偽造防止技術は安全性を向上する使命と同時に信頼性を高めてしまうので、高度の偽造に対しては全くノーガードとなるおそれがある。安易な偽造防止技術は逆に偽造を増加させる作用をもつことを深く思料する必要がある。この場合、金属のパターン作成の技術レベルであるが、検出技術がメタルの有無である以上、開封して精密に調査すれば高度の技術を使わずに解明できることは自明である。すなわち、金属のパターン有無が必要条件であるのでその実現手段を選択することは通常の技術レベルで十分可能である。
10
15
20

さて、特開平 8—2 0 2 8 4 4 に関する課題であるが、この技術は単なる材料変更ではなく紙などの薄い媒体を考慮したものと本発明者は思料するが、紙というものについて機械的強度と半導体チップの強度についてさらに深い検討を要するものと考えられる。この従来例の構造が厚さ 1 0 0 ミクロン以下の構成を考えてみれば、全く機械的応力がないかあるかによって課題の捕らえかたが全く異なる。すなわち、薄い紙状の媒体
25

に半導体チップを実装することは異なる制約条件を明確にする必要がある。半導体チップの厚さ、サイズへの検討が必要となる。たとえば、1 mmの半導体チップが100ミクロン厚さの紙で通常の使用レベルに耐えていけるかどうかは構造上作成できるかどうかではなく使用に耐えられるかの観点が必要である。本発明者はこの公知例のみでは実用に耐える100ミクロン以下の薄型媒体の実装形態のものを作成するには不十分であると考察した。

次に図4の従来例での課題を述べる。半導体チップの周辺部加工ではダイヤモンドブレードによってダイシングされた半導体チップが使用されるので外部からの応力が半導体チップに加わると半導体チップ周辺に10 応力が集中すると亀裂などの割れが発生し、半導体チップの一部またはすべての機能が喪失する。紙などの薄い媒体に半導体チップが封入される場合は曲げや集中荷重の応力が印加され易いので、半導体チップの周辺のわずかなチップングすなわち欠けがあっても半導体チップの破壊につながる課題が存在する。15

次に図7での従来例での課題を述べる。この構造では金のバンパをもつことと半導体チップの周辺に異方導電接着剤または導電接着剤に対する副作用すなわち、縦構造寸法の金バンパの存在による増大や、半導体周辺でのショートに対する配慮がない。このことによって金バンパを含む半導体チップの構成によって全体が異常に厚くなり曲げに強い構造を20 えることを妨げている課題が存在する。

発明の開示

前記の課題を解決する第1の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出すること25

を特徴とする半導体装置とすることである。

前記の課題を解決する第2の手段は半導体チップの周辺が絶縁材料で形成され、半導体上の端子は導電性接着剤で搭載基板の端子に接続されることを特徴とする半導体装置とすることである。

- 5 前記の課題を解決する第3の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、当該の半導体チップはエッチングによって分離されて、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置とすることである。

- 10 前記の課題を解決する第4の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され電子線直接描画によって形成された複数ビットの情報を送出することを特徴とする半導体装置とすることである。

- 前記の課題を解決する第5の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、半導体チップのパッドがタングステンによって形成され、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置とすることである。
- 15

- 前記の課題を解決する第6の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、半導体チップのパッドが半導体主面上のデバイス上に一つまたは複数個存在し、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置とすることである。
- 20

- 前記の課題を解決する第7の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、紙またはフィルム状の媒体の中にコンデンサ内蔵アンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴
- 25

とする半導体装置とすることである。

- 前記の課題を解決する第 8 の手段は半導体チップの平面寸法が長辺 0 .
5 m m 以下であって、紙またはフィルム状の媒体の中にアンテナ付きの
状態で挿入され複数ビットの情報を送出し、当該の情報を暗号化して媒
5 体上に印刷されていることを特徴とする半導体装置とすることである。

前記の課題を解決する第 9 の手段は半導体チップの平面寸法が長辺 0 .
5 m m 以下であって、半導体チップ上に乱数を発生するためにアンテナ
と接続するためのパッドより小のパッドが複数個存在することを特徴と
する半導体装置とすることである。

- 10 前記の課題を解決する第 1 0 の手段は半導体チップ内に書き込み可能
なメモリ領域が存在して、当該の半導体チップ内に第 1 の乱数を発生す
る領域が存在して当該の第 1 の乱数が読み出されて暗号化されて当該の
メモリ領域に書き込まれた後、当該の乱数とは別の第 2 の乱数が半導体
チップに与えられて第 1 の乱数が暗号化されて読み出されさらに当該の
15 メモリ領域の内容が読み出されて第 2 の乱数にもどることにより当該の
半導体チップが偽造されたものでないことを確認することを特徴とする
半導体装置とすることである。

- 前記の課題を解決する第 1 1 の手段は搬送波が複数周波単位に周期的
に振幅変調してアンテナ付き半導体チップに与えられて、各周期の前縁
20 をクロックとして使用し、当該周期内で半導体チップ内のアンテナ負荷
を変えて当該の半導体チップ内の情報の 1 ビット分を送出することを特
徴とする半導体装置とすることである。

- 前記の課題を解決する第 1 2 の手段は搬送波が複数周波単位に周期的
に振幅変調してアンテナ付き半導体チップに与えられて、当該半導体チ
ップ内にはカウンタをもち、各周期の前縁をクロックとして使用してカ
25 ウンタに入力され、さらにカウンタの出力がメモリ出力をセレクトし、

当該周期内で半導体チップ内のアンテナ負荷を変えて当該の半導体チップ内の情報の1ビット分を送出しすることを特徴とする半導体装置とすることである。

5 前記の課題を解決する第13の手段は複数の半導体チップが一つのアンテナを共有し、各半導体チップはアンテナの負荷状態をみて動作することを特徴とする半導体装置とすることである。

10 前記の課題を解決する第14の手段は紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出する半導体チップのサイズ、厚さ、位置、度の物理情報の全てまたは一部を暗号化して印刷してあることを特徴とする半導体装置とすることである。

15 前記の課題を解決する第15の手段は半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中に2枚以上のロールシートの間アンテナ付きの状態に挿入され複数ビットの情報を送出することを特徴とする半導体装置とすることである。

20 前記の課題を解決する第16の手段は前記の課題を解決する第15の手段は半導体チップのサイズより小さなアンテナを半導体チップ上に搭載して、当該の半導体チップは紙またはフィルム状の媒体の中に複数個挿入され複数ビットの情報を混信なく送出することを特徴とする半導体装置とすることである。

25 前記の課題を解決する第17の手段は半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態に挿入され複数ビットの情報を送出することを特徴とし、各半導体チップは当該媒体の整数倍の折りたたみ位置には配置しないことを特徴とする半導体装置とすることである。

前記の課題を解決する第18の手段は半導体チップの平面寸法が長辺

0.5 mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該半導体チップのコーナは長辺長の100分の1以上のテーパカットがされていることを特徴とする半導体装置とすることである。

前記の課題を解決する第19の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップは点字用凸部内に存在することを特徴とする半導体装置とすることである。

前記の課題を解決する第20の手段は複数の半導体チップの平面寸法が長辺0.5 mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、各半導体チップの情報は暗号化文様パターン化されて媒体上に印刷されていることを特徴とする半導体装置とすることである。

前記の課題を解決する第21の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップよりも厚いメタルが当該の半導体チップに接着されていることを特徴とする半導体装置とすることである。

前記の課題を解決する第22の手段は半導体チップの平面寸法が長辺0.5 mm以下であって、当該の半導体チップは和紙の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップは和紙を漉く時に和紙繊維の一部として扱われて和紙内部または表面に実装されることを特徴とする半導体装置とすること

である。

前記の課題を解決する第 23 の手段は当該の半導体チップはシリコン
オンインシュレータウエハによって作成されていることを特徴とする請
求項 1 から請求項 22 までの半導体装置とすることである。

- 5 前記の課題を解決する第 24 の手段は当該の半導体チップは厚さが 5
0 ミクロン以下で作成されていることを特徴とする請求項 1 から請求項
22 までの半導体装置とすることである。

- 前記の課題を解決する第 25 の手段は少なくとも、リーダライタとの
電氣的接触が無い状態で情報の授受を行うためのアンテナと IC 半導体
10 チップを有する半導体装置において、前記アンテナが一对の短冊状導電
体よりなり、前記 IC 半導体チップに接続される部分における幅が前記
IC 半導体チップの少なくとも一方の辺の長さより小さいことを特徴と
する半導体装置とすることである。

- 前記の課題を解決する第 26 の手段は少なくとも、リーダライタとの
15 電氣的接触が無い状態で情報の授受を行うためのアンテナと IC 半導体
チップを有する半導体装置において、前記 IC 半導体チップのデバイス
が形成されている側とその反対側に一对の細線状導電体よりなる前記ア
ンテナを有し、該アンテナの前記 IC 半導体チップに接続される部分に
おける断面積が前記 IC 半導体チップの面積より小さいことを特徴とす
20 る半導体装置とすることである。

- 前記の課題を解決する第 27 の手段は少なくとも、前記 IC 半導体チ
ップを半導体ウエハ上に形成する工程、該半導体ウエハを所定の支持体
に接着する工程、前記 IC 半導体チップを相互に分離する工程、並びに
前記支持体上で分離された複数の前記 IC 半導体チップと複数の前記ア
25 ンテナを同時に接続する工程を有することを特徴とする請求項 25 又は
26 記載の半導体装置の製造方法とすることである。

前記の課題を解決する第 28 の手段は前記支持体上で分離された前記 I C 半導体チップの内、直線状に並んだ複数の I C 半導体チップと複数の前記アンテナを同時に接続する工程を有することを特徴とする請求項 27 記載の半導体装置の製造方法とすることである。

- 5 前記の課題を解決する第 29 の手段は前記支持体上で分離された前記 I C 半導体チップの内、2 次元的に並んだ複数の I C 半導体チップと複数の前記アンテナを同時に接続する工程を有することを特徴とする請求項 27 記載の半導体装置の製造方法とすることである。

- 10 前記の課題を解決する第 30 の手段は少なくとも、リーダライタとの電氣的接触が無い状態で情報の授受を行うためのアンテナと I C 半導体チップを有する半導体装置において、前記 I C 半導体チップのデバイスが形成されている側とその反対側に一对の前記アンテナを有し、前記 I C 半導体チップの主面が前記アンテナの長軸方向に対して傾斜していることを特徴とする半導体装置とすることである。

15

図面の簡単な説明

- 図 1 (FIG. 1) は本発明の実施例を示す図面である。図 2 (FIG. 2) は本発明の実施例を示す図面である。図 3 (FIG. 3) は本発明の実施例を示す図面である。図 4 (FIG. 4) は従来の実施例を示す図面である。図 5 (FIG. 5) は本発明の実施例を示す図面である。図 6 (FIG. 6) は本発明の実施例を示す図面である。図 7 (FIG. 7) は従来の実施例を示す図面である。図 8 (FIG. 8) は本発明の実施例を示す図面である。図 9 A (FIG. 9 A) は本発明の実施例を示す平面図である。図 9 B (FIG. 9 B) は本発明の実施例を示す断面図である。図 10 (FIG. 10) は本発明の実施例を示す図面である。図 11 A (FIG. 11 A) は本発明の実施例での電磁波の波形を示す図、図 11 B (FIG. 11 B) は本発明の
- 20
- 25

実施例の回路ブロックを示す図面である。図 1 2 (FIG. 1 2) は本発明の実施例を示す図面である。図 1 3 (FIG. 1 3) は本発明の実施例を示す図面である。図 1 4 (FIG. 1 4) は本発明のフィルムロールの状態の例を示す図面である。図 1 5 A (FIG. 1 5 A) は半導体チップがフィルム状媒体の中に分散している状態を示す図である。図 1 5 B (FIG. 1 5 B) は半導体チップがアンテナを搭載している状態を示す図面である。図 1 6 (FIG. 1 6) は本発明の実施例を示す図面である。図 1 7 (FIG. 1 7) は本発明の実施例を示す図面である。図 1 8 (FIG. 1 8) は本発明の実施例を示す図面である。図 1 9 (FIG. 1 9) は本発明の根拠の例を示す図面である。図 2 0 A (FIG. 2 0 A) は本発明の実施例を示す平面図である。図 2 0 B (FIG. 2 0 B) は図 2 0 A に対応する断面図である。図 2 1 (FIG. 2 1) は本発明の実施例を示す図面である。図 2 2 (FIG. 2 2) は本発明の実施例を示す断面図である。図 2 3 (FIG. 2 3) は本発明の実施例を示す平面図である。図 2 4 (FIG. 2 4) は本発明の実施例を示す図面である。図 2 5 (FIG. 2 5) は本発明の実施例を示す平面図である。図 2 6 A (FIG. 2 6 A) は本発明の実施例を示す平面図である。図 2 6 B (FIG. 2 6 B) は図 2 6 A の実施例の断面図である。図 2 7 A (FIG. 2 7 A) は本発明の実施例を示す平面図である。図 2 7 B (FIG. 2 7 B) は半導体チップの部分断面図である。図 2 8 A (FIG. 2 8 A) は本発明の実施例の平面図である。図 2 8 B (FIG. 2 8 B) は図 2 8 A の実施例の断面図である。図 2 8 C (FIG. 2 8 C) はアンテナフレームを示す平面図である。図 2 8 D (FIG. 2 8 D) はアンテナ部材と L S I ウエハを重ねた状態を上方から見た図である。図 2 8 E (FIG. 2 8 E) はアンテナと半導体チップを接続する状態を示す断面図である。図 2 9 A (FIG. 2 9 A) は本発明の実施例を説明する断面図である。図 2 9 B (FIG. 2 9 B) は L S I ウエハを示す平面図である。図 2 9 C (F

FIG. 29 C) はアンテナの配置状態を示す平面図である。図 29 D (FIG. 29 D) は L S I ウエハとアンテナを対向させた状態を示す断面図である。

5 発明を実施するための最良の形態

- 図 1 は本発明の実施例を示す。半導体チップ側壁酸化膜 11 はデバイス層シリコン 12 のサイドにあって、パッド 13 は裏面酸化膜 14 と半導体チップ側壁酸化膜 15 を持つ半導体チップの表面にあって、接着樹脂 16 によってアンテナ配線 17 に接続され、アンテナ配線は基板 18
- 10 の表面に銀ペーストなどの導電性材料によって形成されている。導電粒子 19 は直接パッドとアンテナ配線の間において縦方向の導通に寄与するが、導電粒子 19 a は半導体チップのサイド付近において直接パッドとアンテナ配線の導通には寄与しない。しかし半導体チップの周辺が絶縁材料で形成され、半導体上の端子は導電性接着剤で搭載基板の端子に接
- 15 続されることを特徴とする半導体装置とすればこの導電粒子は半導体チップのエッジに接してもアンテナ配線と半導体チップとショートすることはない。また、異方導電性接着剤ではなく通常の導電接着剤を利用する場合は特に効果が顕著になる。すなわち半導体チップのエッジに導電接着剤が接しても電氣的ショートの原因となることはないからである。
- 20 図 2 の (a) より (f) は本発明の別の実施例を示す。図 2 の (a) は半導体チップがウエハ状態で完成された直後の工程の断面を示している。あらかじめ、図 1 で示す側壁酸化膜はウエハ状態で半導体チップの分離される位置に酸化されていて、それは主面と酸化膜層 23 の酸化膜と繋がっている。パッド 21 はデバイス層シリコン 22 の上に形成されていて、酸化膜層 23 はシリコン基板 24 とデバイス層シリコンにはさまれた
- 25 サンドイッチ構造となっている。この構造はシリコンオンインシュレ

ータウエハである。図 2 の (b) は支持テープを続けてウエハ主面に貼り付けた直後の工程の断面図を示している。図 2 の (b) での符号 30 は接着材層である。以下、符号 30 は同様の接着剤層を示す。図 2 の (c) は水酸化カリウム、ヒドラジン、アンモニアなどによってシリコン

5 基板 24 をエッチングで除去した工程直後の断面図を示す。図 2 の (d) はフォトレジスト 26 をウエハ裏面に塗布して露光現像した直後の断面図を示す。半導体チップに分離する部分のパターンを焼き付けが終了している。図 2 の (e) はエッチング溝 27 を形成した直後の工程の断面図を示している。エッチングは酸化膜をエッチングするふっ酸または

10 その混合液またはドライエッチングを用いる。図 2 の (f) はエキスパンドした支持テープ 28 によって半導体チップがエキスパンドしている断面図を示している。このようにして薄型で小型でチップングがない半導体チップを容易かつ経済的に作成することができる。この半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは実

15 施例のようにエッチングによって分離されて、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とするものを形成する。

図 3 は本発明の別の実施例を示す。パッド 31 はメモリマット 32 や読み出し回路 33 やセレクト回路 34 や送受信回路 36 や電源回路 38

20 などのアクティブなデバイスの上に形成されている。このようするとアンテナ配線と信頼性よく安定に接続するために面積が大きなパッドを形成することが可能となる。半導体チップの周辺には導電接着剤とのショート防止のために半導体チップ側壁酸化膜 35 が存在する。パッド 31 はスルーホール 37 によって回路と接続される。半導体チップには乱数

25 発生用小パッド 39 があってこの部分で半導体チップとアンテナは緯線間での導電粒子との接触抵抗や強誘電体との容量のばらつきによってア

- ナログ値が変化した値が得られるので乱数発生回路 39a によってアナログデジタル変換を行って情報化する。この値は人間の指紋のように繰り返しのない固有情報として使うことができ、この半導体チップが使われる媒体の偽造防止に寄与することができる。この固有情報は半導体チップとアンテナ配線を分離すると消失してしまうのでタンパレジスタンスすなわち偽造に強い特徴をもつ。このようにパッドが半導体主面上のデバイス上に一つまたは複数個存在し、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置とし、また半導体チップの平面寸法が長辺 0.5 mm 以下であって、半導体チップ上に乱数を発生するためにアンテナと接続するためのパッドより小のパッドが複数個存在することを特徴とする半導体装置が偽造防止のために有効となる。また、メモリマット 32 は電子線直接描画によって任意に乱数をウエハ上で各半導体チップに微細な面積でパターンを焼き付けることが行われる。
- 図 5 の (a) より (c) は本発明の別の実施例を示している。図 5 の (a) は半導体チップ 51 はアンテナ 52 に接続されフィルム状媒体の中に存在する状態を示している平面図である。図 5 の (b) は図 5 の (a) の断面図の一つであって半導体チップの表および裏から電極をとり、容量を形成するアンテナ電極 1、55 と容量を形成するアンテナ電極 2、56 がとられ、これらの電極で容量が形成される。このことにより、半導体チップ側で容量をもたず、小さな半導体チップを形成し、経済的、歩留まり的に有利な半導体チップを作成することが可能となった。図 5 の (c) は半導体チップの表面から複数の電極がとられ、容量を形成するアンテナ電極 3、57 と容量を形成するアンテナ電極 4、58 がとられ、これらの電極で容量が形成される。これらは半導体チップの平面寸法が長辺 0.5 mm 以下であって、紙またはフィルム状の媒体の中にコ

ンデンサ内蔵アンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置とすることにより経済的で有効な偽造防止認識機能デバイスとすることが可能となる。

図6は本発明の別の実施例を示している。接着樹脂61は裏面酸化膜62をもち、デバイスシリコン層63のサイドに側壁酸化膜66をもつ半導体チップにおいて、導電粒子65を分散させた異方導電性接着剤によって表面酸化膜66の上のタングステンパッド68を導電粒子67によってアンテナ配線69と電氣的に接続することが可能となる。タングステンまたは酸化しないメタルによってパッドが形成されているため、また側壁酸化膜の採用によって薄く、ショートしない半導体チップとアンテナの組み合わせが形成される。このように半導体チップの平面寸法が長辺0.5mm以下であって、半導体チップのパッドがタングステンによって形成され、紙またはフィルム状の媒体の中にアンテナ付きの状態

5
10
15

で挿入され複数ビットの情報を送出することを特徴とする半導体装置とする偽造防止各種トークンデバイス媒体を形成する。

図8は本発明の別の実施例を示す。媒体表面印刷パターン81はフィルム状媒体83の表面にあってその中にアンテナを含む半導体チップ82が存在する。半導体チップのリードオンリメモリの情報のみではそのままエミュレーションされると偽造防止に対して抵抗力がなくなるので、その情報を暗号化して数値やパターンにして印刷すれば、偽造かどうかの確認をより厳しく行うことができる。また、半導体チップの方はリードオンリメモリのみのため小さなサイズで半導体チップを作成することが可能となる。すなわち、半導体チップの平面寸法が長辺0.5mm以下であって、紙またはフィルム状の媒体の中にアンテナ付きの状態

20
25

で挿入され複数ビットの情報を送出し、当該の情報を暗号化して媒体上に印刷されていることを特徴とする半導体装置とすることによって偽造

に強い各種トークンデバイス媒体などを形成する。暗号化した印刷情報は特殊インク、磁性体などを組み合わせたものを使用することがさらに行われる。

図 9 A、図 9 B は本発明の別の実施例を示す。図 9 A は半導体チップ 9 1 の平面図を示している。導電粒子 9 2 は小パッド 9 3 の上に分散して存在する。また半導体チップ内には書き込み可能メモリ領域 9 7 が存在している。図 9 B は半導体チップ 9 1 が基板 9 6 の上のアンテナ配線 9 5 に接着樹脂 9 4 で接続された断面図を示している。半導体チップの小パッドの部分で半導体チップとアンテナ配線間での導電粒子との接触抵抗や強誘電体との容量のばらつきによってアナログ値が変化した値が得られるので乱数発生回路によってアナログデジタル変換を行って情報化する。この値は人間の指紋やインクの模様のように繰り返しのない固有情報として使うことができ、この半導体チップが使われる媒体の偽造防止に寄与することができる。この固有情報は半導体チップとアンテナ配線を分離すると消失して再現することが困難であるためタンパレジスタンスすなわち偽造に強い特徴をもつ。

図 1 0 は本発明の別の実施例を示す。この図は本発明の半導体チップとその中にある乱数発生回路を使用した偽造防止のプロトコル実施例である。大きくオープン型とクローズ型の 2 通りがある。まず、オープン型のプロトコル実施例を述べる。オープン型ではリーダライタなどのインクワイアラからカードなどのフィルム媒体にある本発明の半導体チップに対してイニシャル時にカード内での半導体チップが発生する乱数 N を問い合わせる。カードは N を返答した後、自らまたはインクワイアラのコマンドにより N 読み出し回路を閉鎖し、読み出し不可能とする。インクワイアラは N を受け取るとデータベースに登録する。次に運用時点では、まずインクワイアラはカードの I D を問い合わせる。カードの I

- Dをインクワイアラに戻すと、インクワイアラは更に乱数をカードにおくる。カードはNを鍵にして乱数を暗号化してインクワイアラにもどす。インクワイアラはデータベースから得たNと今回解読した数値を比較して同じであれば正当なカードとみなす。この実施例ではカードは本発明
- 5 の形成媒体すなわち各種トークンデバイス媒体、有価証券など適用については特に制限なく置き換えて使用することが可能である。次に、クローズ型では、半導体チップ内に書き込み可能なメモリ領域が存在して、イニシャル時にはインクワイアラから暗号化されたNがカードのメモリ領域に書き込まれる。この後、カード側のN読み出し回路は閉鎖される。
- 10 次に当該の半導体チップ内にの乱数Nとは別の第2の乱数が半導体チップに与えられて乱数Nが暗号化されて読み出されさらに当該のメモリ領域の内容が読み出されてインクワイアラの方で第2の乱数にもどることにより当該の半導体チップが偽造されたものでないことを確認すること
- 15 Nがチェックされて、正当なカードであることの認証が行われる。

- 図11A、図11Bは本発明の別の実施例を示している。図11Aは本発明でのインクワイアラから半導体チップを含む紙またはフィルム状の媒体へ送られる電磁波の波形を示している。搬送波の周波数は任意であるが、搬送波は振幅変調され、n番目のクロック111が与えられる
- 20 とリードオンリメモリのn番目アドレスのデータが半導体チップから送出される。従ってクロック周期の後半はn番目のデータ112が送出される期間である。同様にn+1番目のクロック113やn+1番目のデータ114の期間が続く。これらを繰り返して半導体チップ内のリードオンリメモリの内容なインクワイアラに読み込まれる。すなわち、搬
- 25 送波が複数周波単位に周期的に振幅変調してアンテナ付き半導体チップに与えられて、各周期の前縁をクロックとして使用し、当該周期内で半

導体チップ内のアンテナ負荷を変えて当該の半導体チップ内の情報の1ビット分を送出することを特徴とする半導体装置となる。図11Bは半導体チップ118内の回路ブロック図を示す。アンテナ115は整流器116に接続され半導体チップ内に電圧を供給する。同時にカウンタ119に入り、ROM117の出力のセクタ119aとともに1ビットずつデータを送出するようにする。これらの構成によって小型の半導体チップを構成する。すなわち、搬送波が複数周波単位に周期的に振幅変調してアンテナ付き半導体チップに与えられて、当該半導体チップ内にはカウンタをもち、各周期の前縁をクロックとして使用してカウンタに入力され、さらにカウンタの出力がメモリ出力をセレクトし、当該周期内で半導体チップ内のアンテナ負荷を変えて当該の半導体チップ内の情報の1ビット分を送出することを特徴とする半導体装置を形成する。

図12は本発明の別の実施例を示している。フィルム状媒体124の中には、第1の半導体チップ121と第2の半導体チップ123がアンテナ122の両端に接続されている。一般に複数の半導体チップが一つのアンテナを共有し、各半導体チップはアンテナの負荷状態をみて動作することを特徴とする半導体装置を形成する。このようにすれば複雑な輻湊回路を半導体チップ内に持つことなく簡単に複数半導体チップを実装して、壊れたとき他の半導体チップが補助するようにすることが可能となり、媒体の信頼性を向上することができる。さらに、複数の半導体チップに固有の情報をもたせ、お互いの関係を連絡しあって、複数である条件がそろえばデータを送信するようにしておくことにより、よりセキュリティの高いシステムを構築する。

図13は本発明の別の実施例を示している。半導体チップ131は表面に暗号化物理情報記入欄132を持つフィルム状媒体133に封入されている。偽造防止のためには、物理的に同一のものが精度よく作成す

ることが困難であることと鑑別技術が高度であることが必要条件である。半導体チップそのものを高度のプロセス技術で作成すること自体製造技術がともなわないとクローンと呼ばれる半導体チップの模造品をつくることは困難である。半導体プロセス技術は微細パターンの精度レベルで

5 代表される。従って同一機能を実現しても、プロセス技術が高ければ高いほど半導体チップサイズは小さくなり、かつ時間とともに技術レベルが向上して機能が同一であれば物理形状は小さくなり、物理形状が同一であれば機能は向上することになる。紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出する半導体チップ

10 プのサイズ、厚さ、位置、度の物理情報の全てまたは一部を暗号化して印刷してあることを特徴とする半導体装置とすることにより半導体チップおよび実装方法が偽造品かどうか鑑別して区別が付けやすくなる。

図1-4は本発明の別の実施例を示している。第1のカバーフィルムロール141と第2のカバーフィルムロール144があって第1のカバーフィルム145と第2のカバーフィルム143の間に半導体チップ142

15 2が挿入されて巻き取りロール146に完成した半導体チップを含む媒体が巻き取られる。カバーフィルムは紙、合成紙、プラスチック、布、ファイバークロスなど特に材料を選択しない。半導体チップは自動的にピックアップされて位置決めされる。この半導体チップにはあらかじめ

20 アンテナが付着されている場合と、第1または第2のフィルムに印刷やワイヤがあって挿入時点で導電性接着剤で接合する場合がある。半導体チップを挿入されている中間接合フィルム面には別の接着剤たとえばウレタン系やシアノール系やUV硬化系などの接着剤があって低温でかつ完成媒体の平坦性、剛性を確保するように形成される。

25 図15A、図15Bは本発明の別の実施例を示している。図15Aは複数の半導体チップ151がフィルム状媒体152の中に分散して配置

されている形態の一つを示している。図 1 5 B は図 1 5 A の半導体チップ 1 5 1 は半導体チップの上に小さなアンテナ 1 5 4 を搭載している一例を示している。アンテナの形状および特性は使用する無線周波数やエネルギー量によって異なる。アンテナの形成法の一つとしては半導体配線
5 プロセス技術を用いて、微細な配線をコイル状にすることが考えられる。また多層配線や銅配線技術を用いればコンパクトにして低抵抗で配線長の長いコイルをえることが可能となる。また、オン半導体チップでアンテナを形成すれば、アンテナ接続の信頼性を増すともに製造工程の低減を図り経済的に半導体チップを作成することが可能となる。また複数の
10 半導体チップを分散して媒体に配置すれば、非繰り返し性が確保可能であり、また半導体の故障に対しても補償手段となることが可能となり、偽造防止と信頼性向上を図ることができる。半導体チップのサイズより小さなアンテナを半導体チップ上に搭載して、当該の半導体チップは紙またはフィルム状の媒体の中に複数個挿入され複数ビットの情報を混信
15 なく送出することを特徴とする半導体装置を形成すると偽造防止各種ト
ークンデバイス媒体などを実現しやすくなる。

図 1 6 は本発明の別の実施例を示している。第 1 のアンテナ用パッド 1 6 1 と第 2 のアンテナ用パッド 1 6 2 が半導体チップのアクティブなデバイスの上に存在して、アンテナコイル 1 6 3 の両端に接続されている。この図ではコイル状のアンテナを想定しているが、ダイポール型のアンテナのそれぞれのアンテナ端子であってもよい。第 1 のアンテナ用パッドは第 1 のスルーホール 1 6 4 により半導体チップの送受信回路と接続し、第 2 のアンテナ用パッドは第 2 のスルーホール 1 6 5 によって半導体チップの送受信回路と接続する。このようにアクティブデバイス
20 上には複数のパッドをおいてアンテナや必要に応じて外部の容量との接続
25 を行う。パッドとアンテナ端子の接続は圧着または接着剤によって行

う。接着剤は異方導電性接着剤を使用すれば一回の接合加熱加圧処理によって効率よく複数パッドと基板の配線パターンとの接続を行うことが可能となる。

図 17 は本発明の別の実施例を示している。テーパ状コーナ 171 を
5 半導体チップのコーナに設けていることを示す実施例の平面図である。
集中荷重や曲げなどの機械的強度を増すこととダイシングブレードのカット幅をなくすして有効に半導体チップ面積を使うために、エッチング技術によって半導体チップを分離することが実施される。このとき分離溝のパターン設計を半導体チップコーナにテーパまたはラウンド状の形状をもたらし、
10 状をもたらしことによって仕上がりの半導体チップのコーナ形状を機械的応力集中を緩和するように最適化を行なう。半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該半導体チップのコーナは長辺長の 100 分の 1 以上のテーパカットがされていることを特徴とする半導体装置とする形態の偽造防止各種トークンデバイス媒体とすると信頼性の高いもの
15 ができる。

図 18 は本発明の別の実施例を示している。集中荷重ツール 181 はフィルム状媒体 182 に押し付けられており、その下には半導体チップ
20 183 が媒体の中立面または中立面に近いところにある。フィルム状の媒体は鋼板 185 の上にあるシリコンラバー 184 が存在する。シリコンラバーは実生活空間でフィルム状の媒体の近傍にある環境を示している。集中荷重のツールの直径は 1 mm 以上である。これは実生活空間での集中荷重として印加される環境を示している。この図 18 に示されるようにフィルム状の媒体は集中荷重の程度により変形し、図 18 のような断面状態となる。このような状態で耐集中荷重と厚さ 50 ミクロンの
25

半導体チップのサイズとの関係を実験的に求めたものが図19である。実生活空間で人間がボールペンで押し付ける程度は700gとし、集中荷重に対して1kgに耐えられうるかをクライテリアとすれば、図19より、半導体の半導体チップサイズが0.5mm以下であれば集中荷重
5 に強い領域、0.5mm以上であれば集中荷重に弱い領域というように分離できると発明者は見出した。この事実をふまえれば、半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置とし、当該の半導体チップ
10 プは厚さが50ミクロン以下で作成されていることを特徴として半導体装置とする偽造防止の各種トークンデバイス媒体を作成することは技術的制約として必要要件であり、本発明の構成部分をなすものとする。

図20A、図20Bは本発明の別の実施例である。フィルム状媒体204にある点字用突起201の中にはアンテナ203がついた半導体チップ202がある。点字用突起部分は各種トークンデバイス媒体などに添付されるが、半導体チップサイズは0.5mm以下であれば、突起部分におさめることが可能となる。このことによって半導体チップの実装部分の構造的強度改善に寄与することが可能となる。すなわち、半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップ
20 は紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップは点字用凸部内に存在することを特徴とする半導体装置とした偽造防止各種トークンデバイス媒体とすることにより信頼度の向上を図ることができる。

図21は本発明の別の実施例を示す。第1のアンテナ212に接続された第1の半導体チップ211と第2のアンテナ214に接続された第2の半導体チップ213がフィルム状媒体217に存在する。このとき、フ
25

フィルム状媒体の表面には第1の暗号化記載領域 2 1 5 と第2の暗号化記載領域 2 1 6 がある。第1の半導体チップから送出される情報は第1の暗号化記載領域に数値または特殊なパターンによって印刷され、第2の半導体チップから送出される情報は第2の暗号化記載領域に数値または特殊なパターンによって印刷される。このことによって、どちらかの半導体チップが破壊されても偽造鑑定が可能となる。一般に、複数の半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、各半導体チップの情報は暗号化文様パターン化されて媒体上に印刷されていることを特徴とする半導体装置とする偽造防止各種トークンデバイス媒体を形成することによって信頼性のよい方法を提供することが可能となる。

図 2 2 は本発明の別の実施例を示している。第1のカバーフィルム 2 2 1 と第2のカバーフィルム 2 2 4 の間には、アンテナ 2 2 6 がアンテナパッド 2 2 5 に接続した構造を持つ半導体チップ 2 2 3 があって、当該の半導体チップは補強メタル 2 2 2 によって補強されている構造をもつ。補強メタルは弾性係数が大きい材料であることによって集中荷重に対して改善をもたらすことができる。補強メタルの厚さは厚いほうが望ましいが、フィルム状媒体の厚さ制限があって、限界がある。従って、補強メタルの厚さは半導体チップの厚さ以上が相当であって、それにより改善効果を得ることが可能である。補強メタルと半導体チップの接着は強力であることが望ましい。これは、薄い半導体チップの引っ張り応力を緩和するために必要なことである。本発明では、半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップよりも厚いメタルが

当該の半導体チップに接着されていることを特徴とする半導体装置とする偽造防止各種トークンデバイス媒体とすることにより信頼性にすぐれた方法を提供することが可能となる。

図 2 3 は本発明の別の実施例を示している。和紙繊維 2 3 1 は和紙の
5 漉き込み網 2 3 5 上に漉き込み枠 2 3 4 に形状を整えられて多数存在する。この和紙繊維といっしょにアンテナ 2 3 3 付き半導体チップ 2 3 2 が漉き込まれるようにする。半導体チップが 0.5 mm 以下にすれば繊維状の一部として扱い和紙の中に挿入することができる。この図では一つの半導体チップを代表的に示してあるが、複数の半導体チップを混ぜ
10 合わせても本発明の範囲内である。すなわち、半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは和紙の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップは和紙を漉く時に和紙繊維の一部として扱
15 われて和紙内部または表面に実装されることを特徴とする半導体装置による偽造防止の各種トークンデバイス媒体とすれば簡便な工程で実現できる手段を提供できる。

図 2 4 の (a) より (g) は本発明の別の実施例を示す。図 2 4 の (a) はデバイス層シリコン 2 4 1 基板シリコンウエハ 2 4 3 の間に酸化膜層 2 4 2 をもつシリコンオンインシュレータウエハのデバイス作成完了した工程直後の断面図を示している。図 2 4 の (b) は続けて第 1 の
20 支持シート 2 4 4 をウエハの主面側に貼り付けた工程直後の断面図を示している。図 2 4 の (c) は続けて、シリコンのみをエッチングする薬液たとえば水酸化カリウムなどによって基板シリコンを除去した工程の直後の断面図を示している。酸化膜層 2 4 2 は当該の薬液のエッチング
25 ストップの役割をはたし、きわめて薄いたたとえば 0.1 ミクロンから 50 ミクロンの薄さの半導体を得るのに有効である。図 2 4 の (d) は続け

て第2の支持シート246がついた補強メタル245にとりつけた工程の直後の断面図を示している。図24の(e)は続けて第1の支持シートを除去した工程の直後の断面図を示している。図24の(f)は続けてフォトリソスト247を塗布、露光、現像した工程の直後の断面図を示している。マスクパターンは半導体チップを分離するライン状パターンである。図24の(g)は続けてエッチング技術によって、補強メタル、酸化膜層、デバイス層シリコンをエッチングして分離溝を形成した直後の断面図を示している。これらの工程によって、薄型で補強メタルがついた小型の半導体チップを効率よく、信頼性良く安定に作成することが可能となる。

図25は本発明の別の実施例を示す。整数倍折れ目線251が図のフィルム状媒体の平面図の長辺および短辺にそって存在する。この中にアンテナ253つき半導体チップ252を置く時、半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、各半導体チップは当該媒体の整数倍の折りたたみ位置には配置しないことを特徴とする半導体装置とする偽造防止の各種トークンデバイス媒体などとすれば整数倍の位置で折り曲げても半導体チップがなく折り曲げによる破壊の確率が低減され信頼性の良い構造を提供することになる。

図26A、図26Bを用いて、本発明の別の実施例を説明する。本実施例は、ISO/IEC14443に準拠した近接型の非接触ICカードに本発明を適用したものであり、図26Aはアンテナコイル9002が形成されたカード状配線基板9003にメモリと通信制御機能を内蔵した1個のIC半導体チップ9001が実装された状態をIC半導体チップのデバイスが形成されていない側から見た図、図26Bは完成したカ

ードの図26AのA-B線における半導体チップ部分の断面図である。

本実施例では、コイル9002が形成された配線基板9003に、
電極バンプ9004がコイルと対向するフェースダウン方向でIC半導
体チップ9001が搭載されている。配線基板9003はPET（ポリ
エチレンテレフタレート）よりなり、導電性ペーストのスクリーン印刷
5 でコイル9002が形成してある。電極バンプ9004とコイル900
2の接続には異方導電性接着剤9005を用いた。異方導電性接着剤は、
接着剤層中に導電性微粒子を分散させたものであり、電極バンプ900
4とコイル9002の対向部分は両者の間に挟まれた導電性微粒子を介
10 して電氣的に接続されるが、導電性微粒子が分散されているため、対向
していない電極バンプやコイル配線の間で電氣的短絡が発生すること
はない。ここで、IC半導体チップ9001のサイズは0.3mm、厚さは約
30 μ mであり、デバイスが形成されたSiuエハの裏面を、機械的研磨
と化学的研磨の併用によって研磨して薄型化した後、ダイシングを行な
15 って薄型IC半導体チップを得た。IC半導体チップ9001のデバイ
スが形成されていない側には、PETよりなるカード表面層9006が
設けられており、IC半導体チップ9001と樹脂層9007を2層のP
ETで挟む形のラミネート構造でカードを形成した。

本実施例では、半導体チップ面積が小さいことと厚さが薄いこと、並
20 びに異方導電性接着剤によって印刷コイルに接続していることから、曲
げと点圧に対して強く、且つ薄型化が可能で低コストの非接触ICカー
ドが得られる。

図27A、図27Bは、本発明による半導体装置の別の実施例を示す
図であり、図27Aは平面図、図27Bは半導体チップ部分の断面図で
25 ある。本実施例では、IC半導体チップ9011のデバイスが形成され
た側と裏面に蒸着によって形成されたAuバンプ9013が各1個設け

られ、バンプ 9013 が Sn メッキした Cu よりなる短冊状のアンテナ 9012 に接続されている。IC 半導体チップ 9011 はその端部がアンテナの両面よりも突出しておらず、主面がアンテナ 9012 の主面に対して傾斜した形で接続されている。IC 半導体チップ 9011 の周囲
5 は樹脂 9014 で充填されており、一対のアンテナの間に IC 半導体チップが埋め込まれた形で全体が平坦な短冊状をなしている。

本実施例で用いた IC 半導体チップ 9011 の大きさは 0.25 mm、厚さは Au バンプを含めて約 50 μ m であり、アンテナ 9012 の厚さは 0.15 mm である。IC 半導体チップ 9011 の主面とアンテナ 9012 の
10 なす度は約 30 度とすることで IC 半導体チップがアンテナ面から突出しない構造としてあり、アンテナ 9012 の幅は IC 半導体チップ 9011 の幅より大きくしてある。

本実施例では、IC 半導体チップ全体をダイポールアンテナの厚さの中に埋め込んでいることから極めて平坦性の良い半導体装置が得られ、
15 IC 半導体チップのサイズが小さいことから傾斜した構造でも全体を薄くすることが可能である。なお、本実施例による半導体装置は単体で使用しても良いが、図 27 に示した短冊状の半導体装置をさらに別の基材の中に埋め込んで、例えば通常のクレジットカードサイズ等とすることも可能である。

20 図 28A より図 28E は、本発明による半導体装置の別の実施例とその製造方法を示す図である。本実施例では、図 28A の平面図と図 28B の断面図に示した様に、IC 半導体チップ 9021 のデバイスが形成された側の面に 2 つのバンプ 9023 が形成されており、それぞれアンテナ 9022 と異方導電性接着剤 9024 で接続されている。Cu より
25 なる短冊状のアンテナ 9022 は幅が IC 半導体チップ 9021 の幅よりも狭くしてある。

本実施例による半導体装置の製造では、アンテナ部材を、図 28 C に示した様に多数のアンテナ 9022 が並んだ状態でアンテナフレーム 9025 に接続されたリードフレーム構造に加工した。ここで隣接するアンテナのピッチは S i ウエハ上に形成された I C 半導体チップ 9021 のピッチと等しく、対向するアンテナの間隔は I C 半導体チップに接続されるべき状態の一对のアンテナの間隔に等しい。図 28 D は、アンテナ 9022 と I C 半導体チップ 9021 を接続するために前記リードフレーム状のアンテナ部材と L S I ウエハ 9026 を重ねた状態を示す。L S I ウエハ 9026 は所定のシートフレーム 9028 に張られた支持シートに接着された状態で、ダイシングによってそれぞれの I C 半導体チップに分離されている。この状態でアンテナ部材は支持シート上の所定の一行の I C 半導体チップ上でそれぞれのアンテナの先端部が I C 半導体チップの bumps 上に配置されるように位置合わせをする。図 28 E は、アンテナ 9022 と I C 半導体チップ 9021 を接続する状態の図 28 D の A - B 線における断面構造を示す図である。支持シート 9027 上に接着された I C 半導体チップ 9021 のうち、図の左端の I C 半導体チップ上に、アンテナフレーム 9025 で支えられたアンテナ 9022 の先端部を合わせ、加熱/加圧装置 9029 によって、I C 半導体チップ上の bumps 9023 とアンテナ 9022 を異方導電性接着剤 9024 で接続する。所定の時間加熱/加圧を行った後加圧を終了すると、I C 半導体チップ 9021 と支持シート 9027 は熱によって剥離され、I C 半導体チップが支持シートから分離されてアンテナに接続された状態となる。ここで、加熱/加圧装置 9029 は図の紙面に垂直な方向に長い構造をしており、以上に述べた接続工程において、支持シート上の一行の有効半導体チップ全てが同時にアンテナに接続され、その後、アンテナ 9022 をアンテナフレーム 9025 から図の C - D 及び C - D で切

断することでダイポールアンテナが接続された

IC半導体チップが完成する。なお、図28Eにおいて接続される半導体チップより左側の半導体チップは既にアンテナに接続されて分離済みであり、本工程に続いて、図の左から2番目のIC半導体チップとそれ
5 と列をなす複数のIC半導体チップのアンテナ接続が行われる。

以上に述べたように、本実施例では、アンテナ9022の幅がIC半導体チップ9021の幅よりも狭いことからSiウエハ上に形成された列状の複数のIC半導体チップを同時にアンテナに接続することが可能であり、製造工程のスループットが大きく低コストであるという利点が
10 得られる。なお、本実施例の図28A、図28Bで示した構造をさらに樹脂やその他の基材に埋め込んで使用することも可能である。

図29Aより図29Dは、本発明による半導体装置の別の実施例とその製造方法を示す図である。本実施例では、図29Aに示した様に、IC半導体チップ9031のデバイスが形成された側の面とデバイスが形成
15 されていない裏面にそれぞれバンプ9033が形成されており、それぞれアンテナ9032とハンダ9034で接続されている。Cu被覆した鉄よりなる細線状のアンテナ9032はIC半導体チップ9021との接続部において太くなっているがその断面積はIC半導体チップ9021の面積よりも小さくしてある。

20 本実施例による半導体装置の製造では、アンテナ部材を、図29Cに示した様に多数のアンテナ9032が2次元状に並んだ状態で、アンテナ支持具9038に設けられた穴に挿入する。ここでアンテナの配置はSiウエハ上に形成されたIC半導体チップ9031の配列と等しい。
図29Bは、IC半導体チップ9021が形成されたLSIウエハ90
25 35を示しており、LSIウエハ9035は所定のシートフレーム9037に張られた支持シート9036に接着された状態で、ダイシングに

よってそれぞれの I C 半導体チップに分離されている。図 2 9 D に、図 2 9 B の L S I ウエハと図 2 9 C のアンテナを対向する形で配置した状態の断面図を示す。アンテナ 9 0 3 2 は、アンテナ支持具 9 0 3 8 に設けられた穴を貫通しているが、I C 半導体チップに接続される太い部分は穴よりも径が大きいためアンテナが支持具から抜け落ちることはない。この状態で各アンテナ部材は支持シート 9 0 3 6 に接着された I C 半導体チップ 9 0 3 1 にそれぞれ対向するように位置合わせをする。次に図に示していない加熱/加圧装置によって、I C 半導体チップ上のバン
5 プ 9 0 3 3 とアンテナ 9 0 3 2 をハンダ 9 0 3 4 で接続する。所定の時間加熱/加圧を行った後加圧を終了すると、I C 半導体チップ 9 0 3 1 と支持シート 9 0 3 6 は熱によって剥離され、I C 半導体チップが支持シートから分離されてアンテナに接続された状態となる。以上に述べた接続工程において、支持シート上の有効半導体チップ全ての一方向の面が同時にアンテナに接続される。その後、同様に 2 次元状に配列されたアン
10 テナを I C 半導体チップの他方の面に同時に接続する。この工程では、アンテナを図 2 9 D とは逆の向きにして位置合わせを行う必要があることから支持体に平行な磁石を用いてアンテナが抜け落ちることを防止した。

以上に述べたように、本実施例では、アンテナ 9 0 3 2 の断面積が I C 半導体チップ 9 0 3 1 の面積よりも小さいことから S i ウエハ上に形成された面状の複数の I C 半導体チップを同時にアンテナに接続することが可能であり、製造工程のスループットが大きく低コストであるという利点
20 が得られる。なお、本実施例の図 2 9 A で示した構造をさらに樹脂やその他の基材に埋め込んで使用することも可能である。

25 各種トークンデバイス媒体等の偽造に関して対策を配慮するなら、偽造方法が容易であるかどうか技術的付加価値が存在すると考える。従

- 来例では金属のパターンを各種トークンデバイス媒体に封入することが述べられているが、この方法では、パターン作成法が容易であるばかりでなく、偽造方法を推奨するに近い危険性を有している。偽造防止技術は安全性を向上する使命と同時に信頼性を高めてしまうので、高度の偽造に対してしては全くノーガードとなるおそれがある。安易な偽造防止技術は逆に偽造を増加させる作用をもつことを深く思料する必要がある。この場合、金属のパターン作成の技術レベルであるが、検出技術がメタルの有無である以上、開封して精密に調査すれば高度の技術が不要で解明できることは自明である。すなわち、金属のパターン有無が必要条件であるのでその実現手段を選択することは通常の技術レベルで十分可能である。本発明では各種トークンデバイス媒体などの偽造防止のため半導体チップを使いまた暗号化技術を併用した乱数発生手法をもちまた実用的な構造を経済的に実現できる
- 手だてを示すことに前記の課題解決の効果を見出すことができる。
- 紙というものについて機械的強度と半導体チップの強度についてさらに深い検討を要するものとする。従来例の構造が厚さ100ミクロン以下の構成を考えてみれば、全く機械的応力がないかあるかによって課題の捕らえかたが全く異なる。すなわち、薄い紙状の媒体に半導体チップを実装することは異なる制約条件を明確にする必要があり、このことは深い考察によって意識的に明言する価値があるが従来開示例で意識的認識に不足している。半導体チップの厚さ、サイズへの検討が必要となる。たとえば、1mmの半導体チップが100ミクロン厚さの紙で通常の使用レベルに耐えていけるかどうかは構造上作成できるかどうかではなく使用に耐えられるかの観点が必要である。本発明によればこれらの課題を解決する効果を与えることができる。

半導体チップの周辺はダイヤモンドブレードによってダイシングされ

た半導体チップが使用されるので外部からの応力が半導体チップに加わると半導体チップ周辺に応力が集中すると亀裂などの割れが発生し、半導体チップの一部またはすべての機能が喪失する。紙などの薄い媒体に半導体チップが封入される場合は曲げや集中荷重の応力が印加され易いので、半導体チップの周辺のわずかなチッピングすなわち欠けがあっても半導体チップの破壊につながる課題が存在する。この観点からの深い考察が従来構造ではない。本発明によればこれらの課題を解決する効果を与えることができる。

金のバンプをもつことと半導体チップの周辺に異方導電接着剤または導電接着剤に対する副作用すなわち、縦構造寸法の金バンプの存在による増大や、半導体チップ周辺でのショートに対する配慮がない。このことによって薄い金バンプを含む半導体チップの構成によって曲げに強い構造を得ることを妨げている課題が存在する。本発明によればこれらの課題を解決する効果を得ることができる。

本願に添付の図面の理解を容易ならしめる為に、以下に符号の簡単な説明を列挙する。

1 1…半導体チップ側壁酸化膜、1 2…デバイス層シリコン、1 3…パッド、1 4…裏面酸化膜、1 5…半導体チップ側壁酸化膜、1 6…接着樹脂、1 7…アンテナ配線、1 8…基板、1 9…導電粒子、1 9 a…導電粒子、2 1…パッド、2 2…デバイス層シリコン、2 3…酸化膜層、2 4…シリコン基板、2 5…支持テープ、2 6…フォトレジスト、2 7…エッチング溝、2 8…エキスパンドした支持テープ、2 9…ギャップ、3 0…接着層、3 1…パッド、3 2…メモリマツト、3 3…読み出し回路、3 4…セレクト回路、3 5…半導体チップ側壁酸化膜、3 6…送受信回路、3 7…スルーホール、3 8…電源回路、3 9…乱数発生用小パッド、3 9 a…乱数発生回路、4 1…チッピング、4 2…割れ、4 3…

パッド、44…半導体チップ、45…接着樹脂、46…導電粒子、47…アンテナ配線、48…導電粒子、49…基板、51…半導体チップ、52…アンテナ、53…フィルム状媒体、55…容量を形成するアンテナ電極1、56…容量を形成するアンテナ電極2、57…容量を形成するアンテナ電極3、58…容量を形成するアンテナ電極4、61…接着樹脂、62…裏面酸化膜、63…デバイスシリコン層、64…側壁酸化膜、65…導電粒子、66…表面酸化膜、67…導電粒子、68…タングステンパッド、69…アンテナ配線、71…接着樹脂、72…デバイスシリコン層、73…アルミパッド、74…表面酸化膜、75…導電粒子、76…金パッド、77…導電粒子、78…アンテナ配線、79…絶縁物、81…媒体表面印刷パターン、82…半導体チップ、83…フィルム状媒体、91…半導体チップ、92…導電粒子、93…小パッド、94…接着樹脂、95…アンテナ配線、96…基板、97…書き込み可能メモリ領域、111… n 番目のクロック、112… n 番目のデータ、113… $n+1$ 番目のクロック、114… $n+1$ 番目のデータ、115…アンテナ、116…整流器、117…ROM、118…半導体チップ、119…カウンタ、119a…セレクタ、121…第1の半導体チップ、122…アンテナ、123…第2の半導体チップ、124…フィルム状媒体、131…半導体チップ、132…暗号化物理情報記入欄、133…フィルム状媒体、141…第1のカバーフィルムロール、142…半導体チップ、143…第2のカバーフィルム、144…第2のカバーフィルムロール、145…第1のカバーフィルム、146…巻き取りロール、151…半導体チップ、152…フィルム状媒体、154…アンテナ、161…第1のアンテナ用パッド、162…第2のアンテナ用パッド、163…アンテナコイル、164…第1のスルーホール、165…第2のスルーホール、171…テーパ状コーナ、181…集中荷重ツール、182…フィ

- 5 ルム状媒体、183…半導体チップ、184…シリコンラバー、185…鋼板、201…点字用突起、202…半導体チップ、203…アンテナ、204…フィルム状媒体、211…第1の半導体チップ、212…第1のアンテナ、213…第2の半導体チップ、214…第2のアンテナ、215…第1の暗号化記載領域、216…第2の暗号化記載領域、217…フィルム状媒体、221…第1のカバーフィルム、222…補強メタル、223…半導体チップ、224…第2のカバーフィルム、225…アンテナ用パッド、226…アンテナ、231…和紙繊維、232…半導体チップ、233…アンテナ、234…漉き込み用枠、235…漉き込み網、241…デバイス層シリコン、242…酸化膜層、243…基板シリコンウエハ、244…第1の支持シート、245…補強メタル、246…第2の支持シート、247…フォトレジスト、248…エッチング溝、251…整数倍折れ目線、252…半導体チップ、253…アンテナ、9001…IC半導体チップ、9002…コイル、9003…配線基板、9004…電極バンプ、9005…異方導電性接着剤、9006…表面層、9007…樹脂層、9011…IC半導体チップ、9012…アンテナ、9013…バンプ、9014…樹脂、9021…IC半導体チップ、9022…アンテナ、9023…バンプ、9024…異方導電性接着剤、9025…アンテナフレーム、9026…ウエハ、9027…支持シート、9028…シートフレーム、9029…加熱/加圧装置、9031…IC半導体チップ、9032…アンテナ、9033…バンプ、9034…ハンダ、9035…ウエハ、9036…支持シート、9037…シートフレーム、9038…アンテナ支持体。

産業上の利用可能性

- 25 本発明は紙またはフィルム状の媒体、たとえば各種トークンデバイス媒体、有価証券、各種金券、重要ドキュメント、ICカード、プリペイ

ドカードなどの偽造防止に用いて有用である。更には、半導体チップを活用したバッテリーレス非接触認識方式の実現することが可能とする。

請 求 の 範 囲

1. 半導体チップの平面寸法が長辺0.5 mm以下であって、当該半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置。
5
2. 半導体チップの周辺が絶縁材料で形成され、半導体上の端子は導電性接着剤で搭載基板の端子に接続されることを特徴とする請求項1に記載の半導体装置。
3. 半導体チップの平面寸法が長辺0.5 mm以下であって、当該の半導体チップはエッチングによって分離されて、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入されていることを特徴とする半導体装置。
10
4. 半導体チップの平面寸法が長辺0.5 mm以下であって、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され電子線直接描画によって形成された複数ビットの情報を送出することを特徴とする半導体装置。
15
5. 半導体チップの平面寸法が長辺0.5 mm以下であって、半導体チップのパッドがタングステンによって形成され、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置。
20
6. 半導体チップの平面寸法が長辺0.5 mm以下であって、半導体チップのパッドが半導体主面上のデバイス上に一つまたは複数個存在し、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置。
- 25 7. 半導体チップの平面寸法が長辺0.5 mm以下であって、紙またはフィルム状の媒体の中にコンデンサ内蔵アンテナ付きの状態で挿入され

複数ビットの情報を送出することを特徴とする半導体装置。

8. 半導体チップの平面寸法が長辺 0.5 mm 以下であって、紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出し、当該の情報を暗号化して媒体上に印刷されていることを特

5 徴とする半導体装置。

9. 半導体チップの平面寸法が長辺 0.5 mm 以下であって、半導体チップ上に乱数を発生するためにアンテナと接続するためのパッドより小のパッドが複数個存在することを特徴とする半導体装置。

10 10. 半導体チップ内に書き込み可能なメモリ領域が存在して、当該の半導体チップ内に第1の乱数を発生する領域が存在して当該の第1の乱数が読み出されて暗号化されて当該のメモリ領域に書き込まれた後、当該の乱数とは別の第2の乱数が半導体チップに与えられて第1の乱数が暗号化されて読み出されさらに当該のメモリ領域の内容が読み出されて第2の乱数にもとることにより当該の半導体チップが偽造されたもので
15 ないことを確認することを特徴とする半導体装置。

11. 搬送波が複数周波単位に周期的に振幅変調してアンテナ付き半導体チップに与えられて、各周期の前縁をクロックとして使用し、当該周期内で半導体チップ内のアンテナ負荷を変えて当該の半導体チップ内の情報の1ビット分を送出することを特徴とする半導体装置。

20 12. 搬送波が複数周波単位に周期的に振幅変調してアンテナ付き半導体チップに与えられて、当該半導体チップ内にはカウンタをもち、各周期の前縁をクロックとして使用してカウンタに入力され、さらにカウンタの出力がメモリ出力をセレクトし、当該周期内で半導体チップ内のアンテナ負荷を変えて当該の半導体チップ内の情報の1ビット分を送出す
25 ることを特徴とする半導体装置。

13. 最大平面寸法が 0.5 mm 以下の複数の半導体チップが一つのア

ンテナを共有し、各半導体チップはアンテナの負荷状態をみて動作することを特徴とする半導体装置。

- 1 4. 紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出する半導体チップのサイズ、厚さ、位置、度の
- 5 物理情報の全てまたは一部を暗号化して印刷してあることを特徴とする請求項 8 に記載の半導体装置。

- 1 5. 半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは紙またはフィルム状の媒体の中に 2 枚以上のロールシート
- 10 の間にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とする半導体装置。

1 6. 最大平面寸法が 0.5 mm 以下の半導体チップのサイズより小さなアンテナを半導体チップ上に搭載して、当該の半導体チップは紙またはフィルム状の媒体の中に複数個挿入され複数ビットの情報を混信なく送出することを特徴とする半導体装置。

- 15 1 7. 半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、各半導体チップは当該媒体の整数倍の折りたたみ位置には配置しないことを特徴とする半導体装置。

- 20 1 8. 半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該半導体チップのコーナは長辺長の 100 分の 1 以上のテーパカットがされていることを特徴とする半導体装置。

- 25 1 9. 半導体チップの平面寸法が長辺 0.5 mm 以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で

挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップは点字用凸部内に存在することを特徴とする半導体装置。

20. 複数の半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、各半導体チップの情報は暗号化文様パターン化されて媒体上に印刷されていることを特徴とする半導体装置。

21. 半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップは紙またはフィルム状の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップよりも厚いメタルが当該の半導体チップに接着されていることを特徴とする半導体装置。

22. 半導体チップの平面寸法が長辺0.5mm以下であって、当該の半導体チップは和紙の媒体の中にアンテナ付きの状態で挿入され複数ビットの情報を送出することを特徴とし、当該の半導体チップは和紙を漉く時に和紙繊維の一部として扱われて和紙内部または表面に実装されることを特徴とする半導体装置。

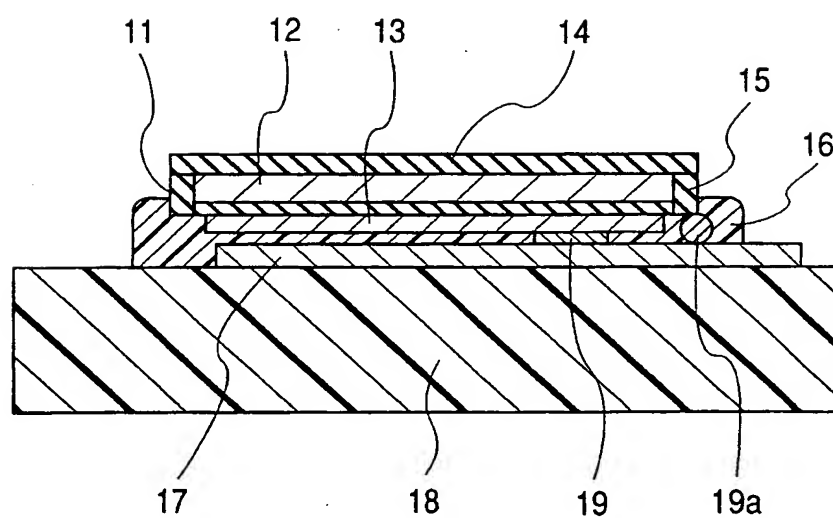
23. 当該の半導体チップはシリコンオンインシュレータウエハによって作成されていることを特徴とする請求項1から請求項22までの半導体装置。

24. 当該の半導体チップは厚さが50ミクロン以下で作成されていることを特徴とする請求項1から請求項22までの半導体装置。

25. 少なくとも、リーダライタとの電氣的接触が無い状態で情報の授受を行うためのアンテナとIC半導体チップを有する半導体装置において、前記IC半導体チップは、最大平面寸法が0.5mm以下であり、前記アンテナが一对の短冊状導電体よりなり、前記IC半導体チップに

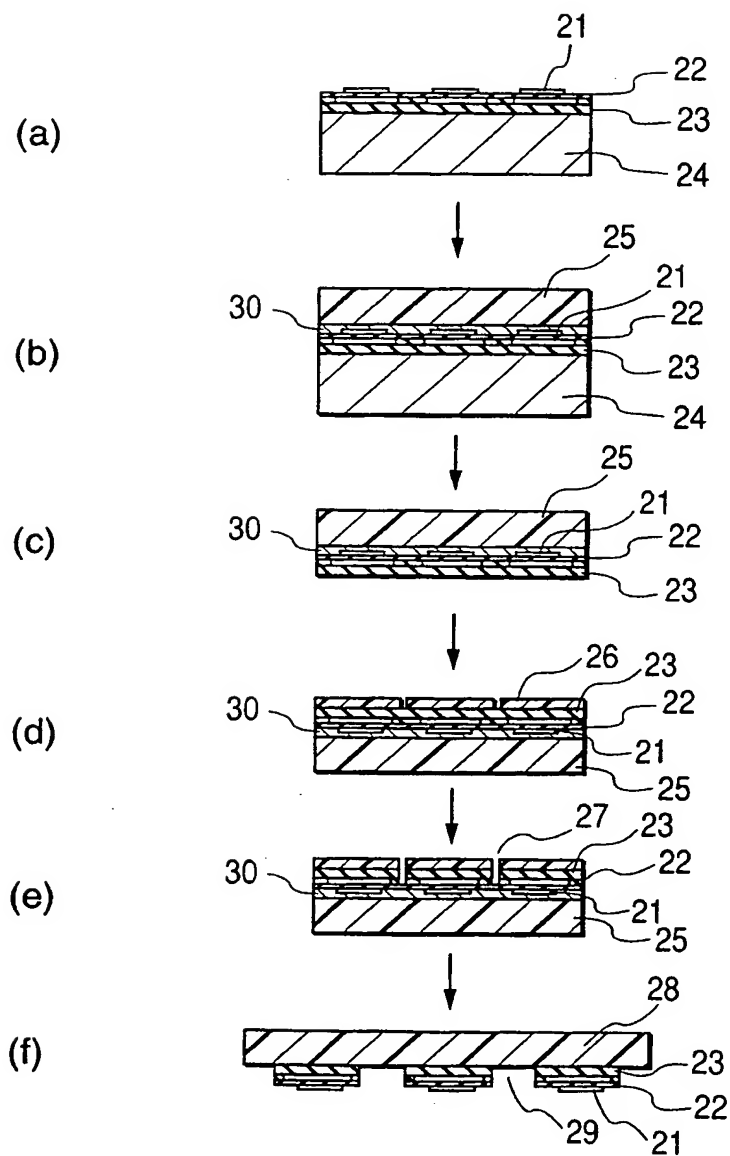
接続される部分における幅が前記 IC 半導体チップの少なくとも一方の辺の長さより小さいことを特徴とする半導体装置。

26. 少なくとも、リーダライタとの電氣的接触が無い状態で情報の授受を行うためのアンテナと最大平面寸法が 0.5 mm 以下の IC 半導体
- 5 チップを有する半導体装置において、前記 IC 半導体チップのデバイスが形成されている側とその反対側に一对の細線状導電体よりなる前記アンテナを有し、該アンテナの前記 IC 半導体チップに接続される部分における断面積が前記 IC 半導体チップの面積より小さいことを特徴とする半導体装置。
- 10 27. 少なくとも、前記 IC 半導体チップを半導体ウエハ上に形成する工程、該半導体ウエハを所定の支持体に接着する工程、前記 IC 半導体チップを相互に分離する工程、並びに前記支持体上で分離された複数の前記 IC 半導体チップと複数の前記アンテナを同時に接続する工程を有することを特徴とする請求項 25 又は 26 記載の半導体装置の製造方法。
- 15 28. 前記支持体上で分離された前記 IC 半導体チップの内、直線状に並んだ複数の IC 半導体チップと複数の前記アンテナを同時に接続する工程を有することを特徴とする請求項 27 記載の半導体装置の製造方法。
29. 前記支持体上で分離された前記 IC 半導体チップの内、2 次元的に並んだ複数の IC 半導体チップと複数の前記アンテナを同時に接続す
- 20 る工程を有することを特徴とする請求項 27 記載の半導体装置の製造方法。
30. 少なくとも、リーダライタとの電氣的接触が無い状態で情報の授受を行うためのアンテナと IC 半導体チップを有する半導体装置において、前記 IC 半導体チップのデバイスが形成されている側とその反対側
- 25 に一对の前記アンテナを有し、前記 IC 半導体チップの主面が前記アンテナの長軸方向に対して傾斜していることを特徴とする半導体装置。

FIG. 1

2 / 20

FIG. 2



3 / 20

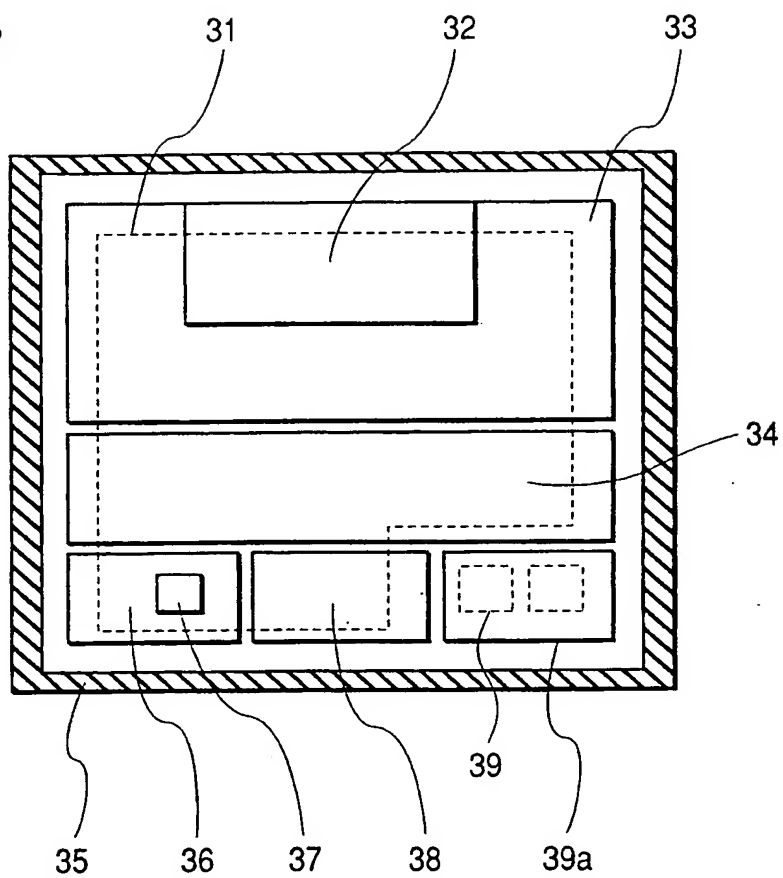
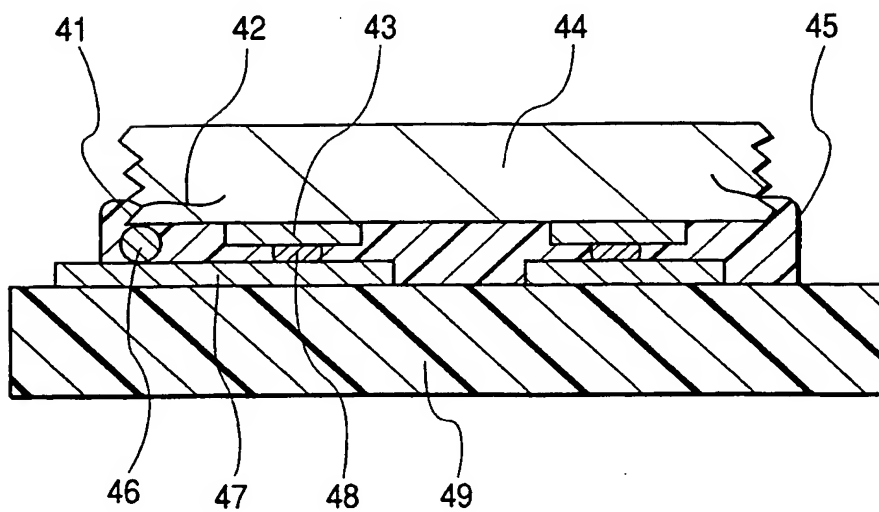
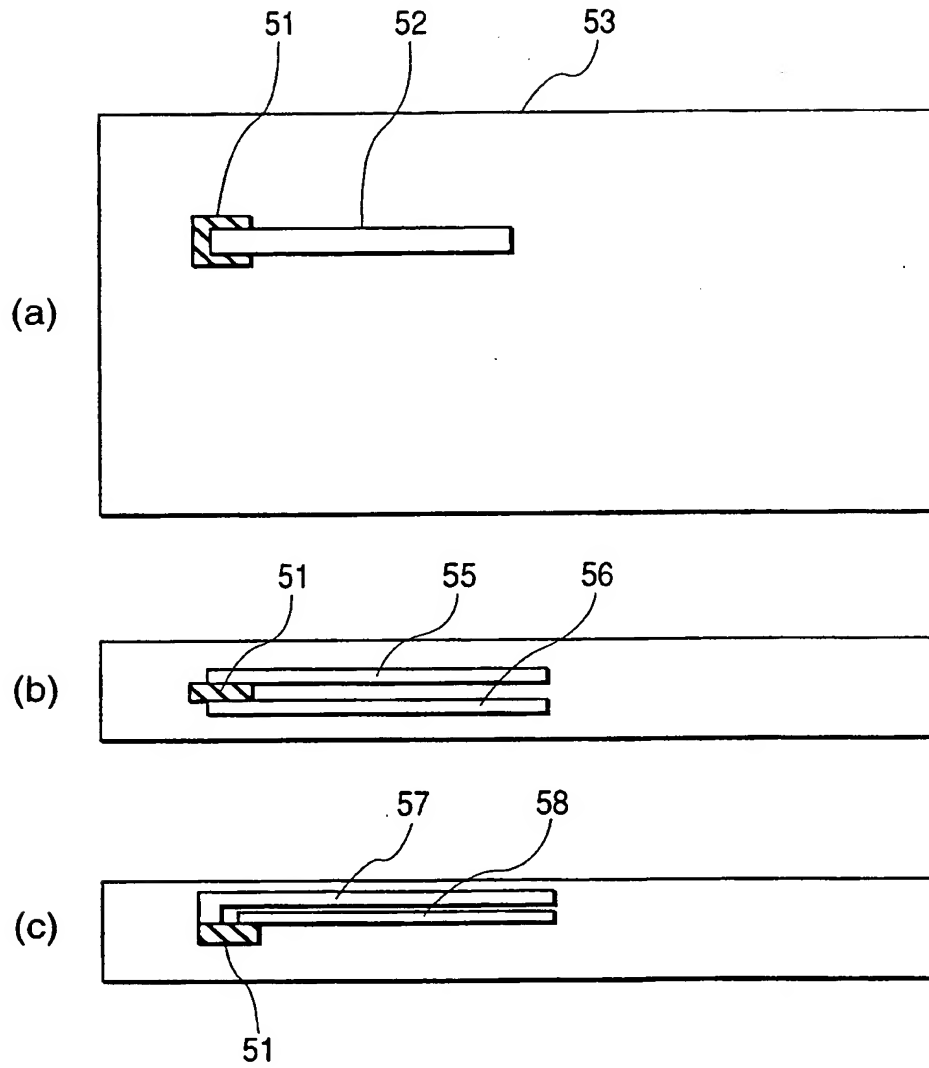
FIG. 3**FIG. 4**

FIG. 5



5 / 20

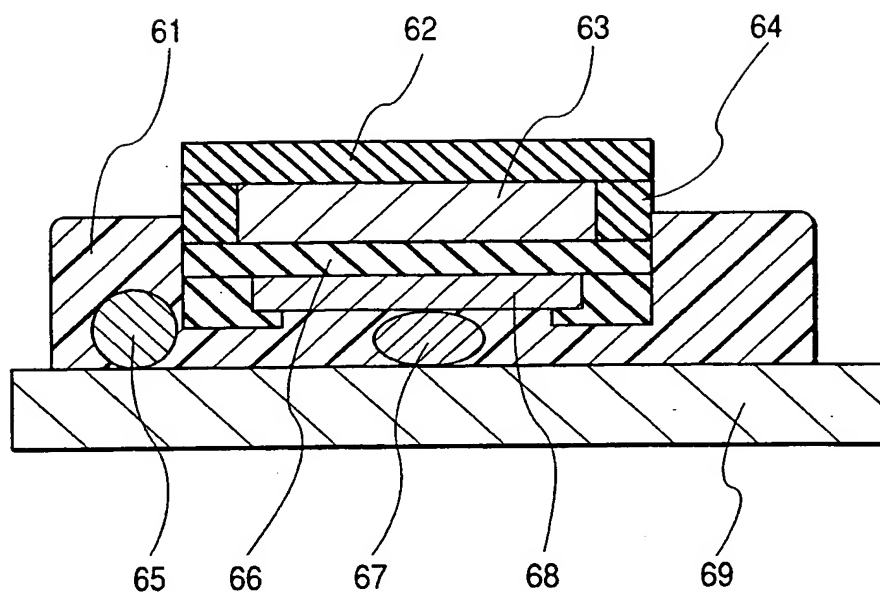
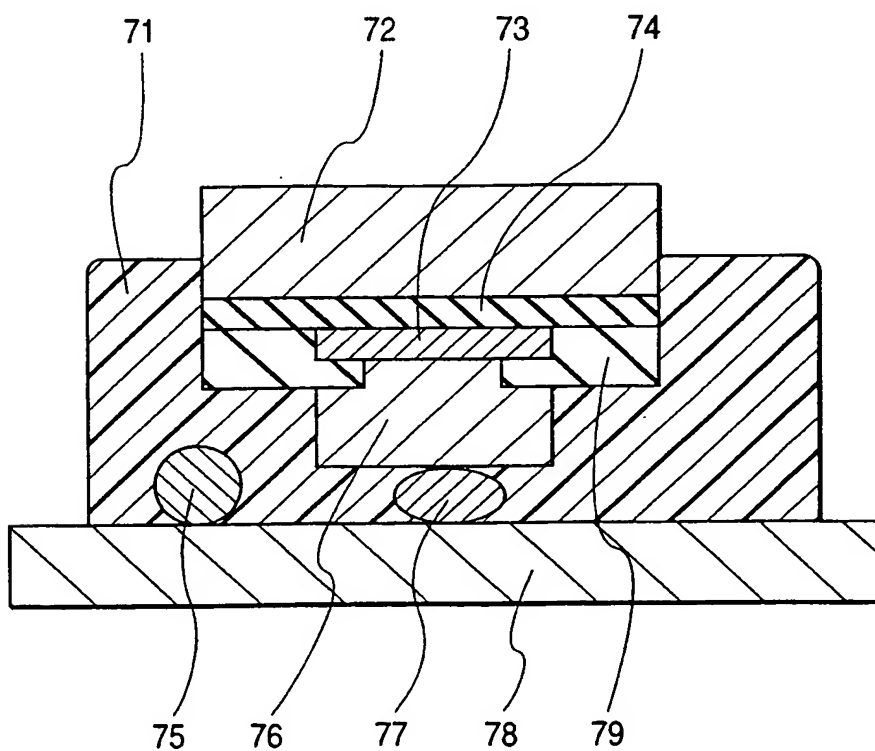
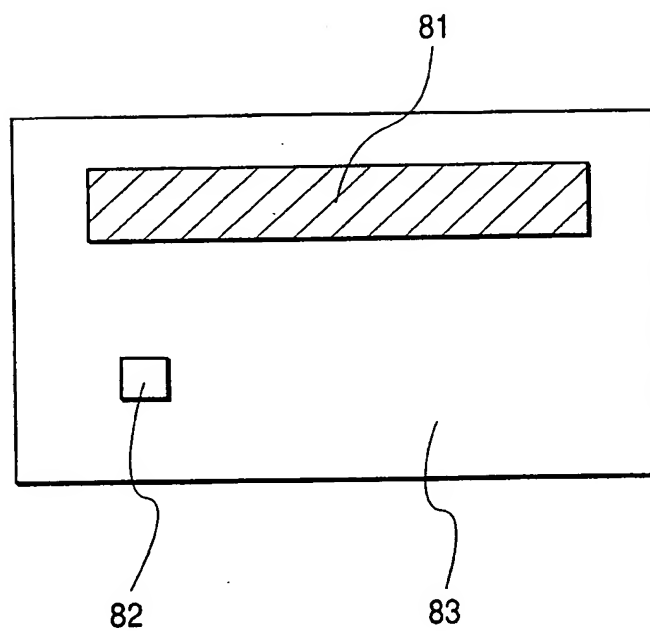
FIG. 6**FIG. 7**

FIG. 8



7 / 20

FIG. 9A

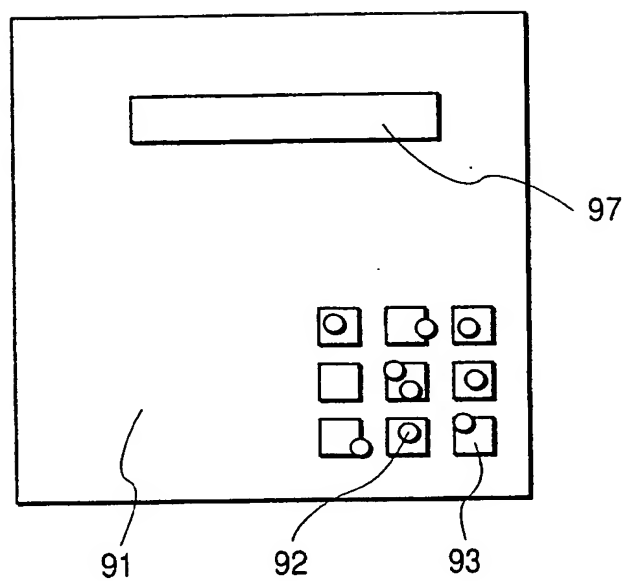


FIG. 9B

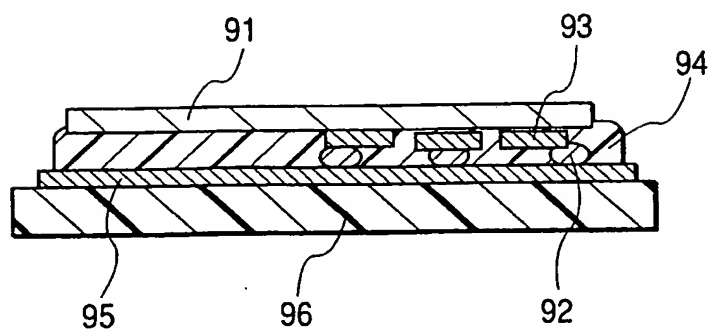
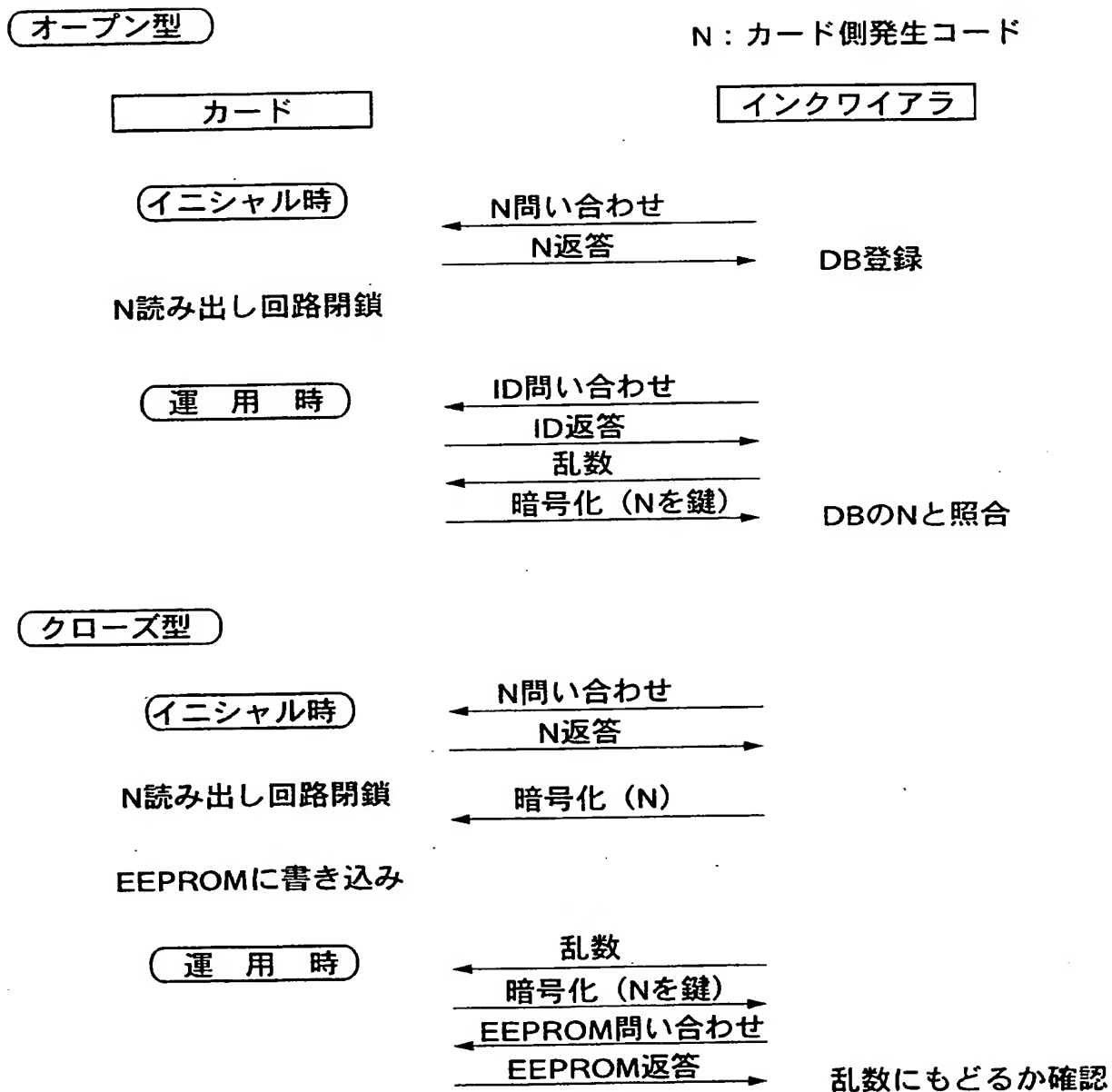
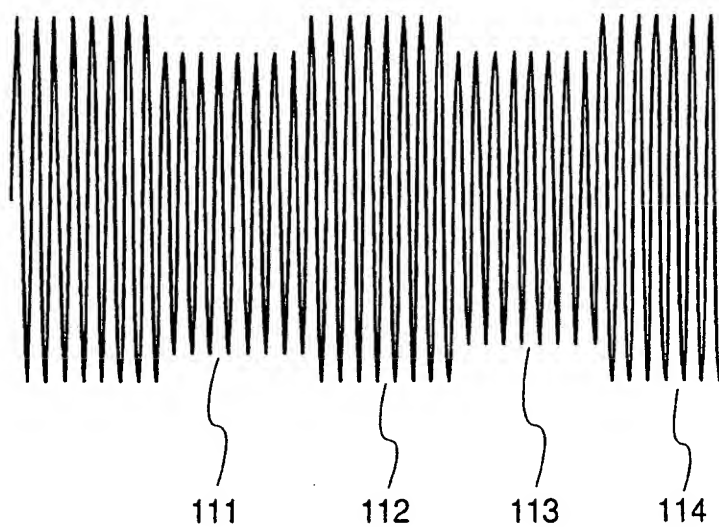
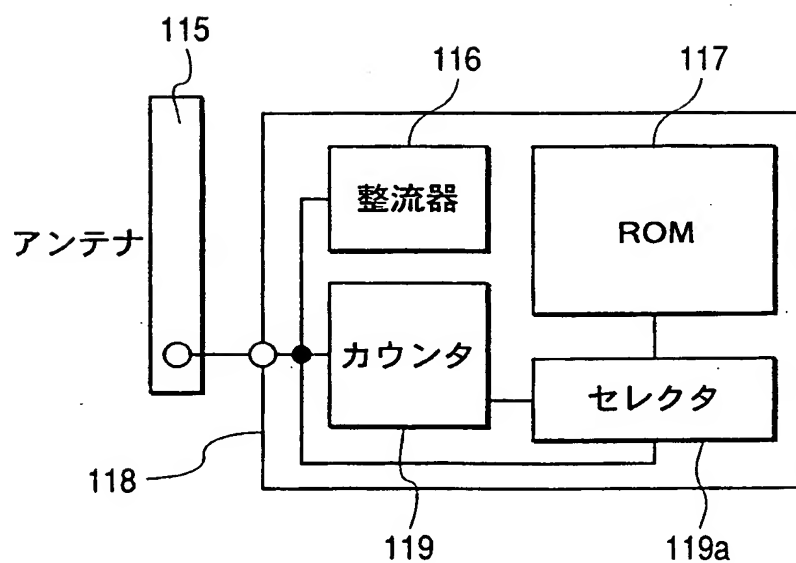


FIG. 10



9/20

FIG. 11A**FIG. 11B**

10 / 20

FIG. 12

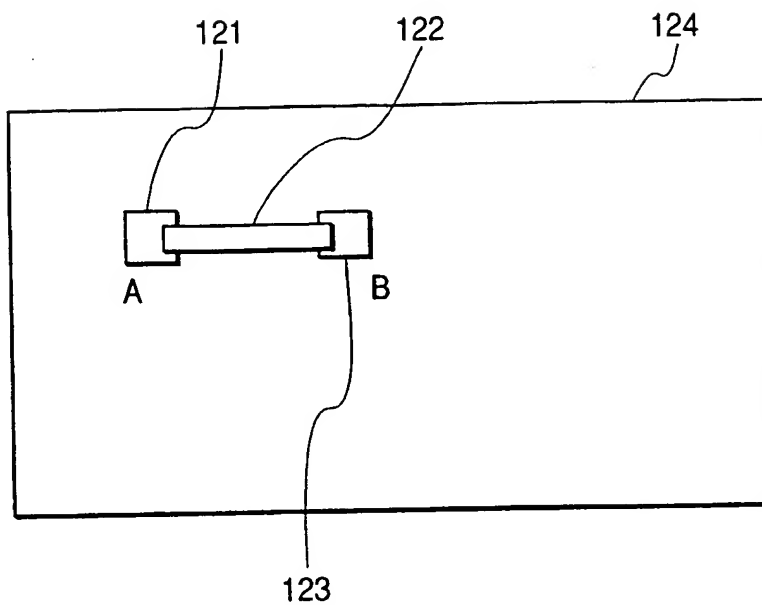


FIG. 13

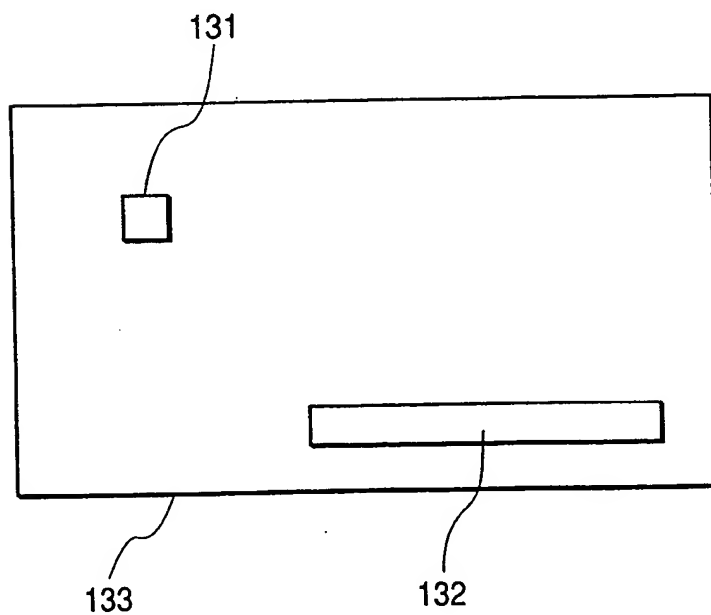


FIG. 14

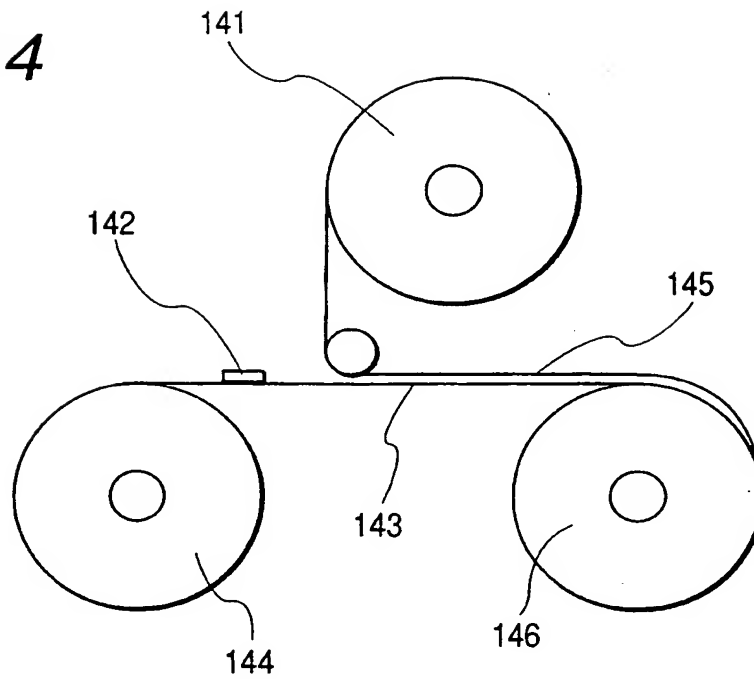


FIG. 15A

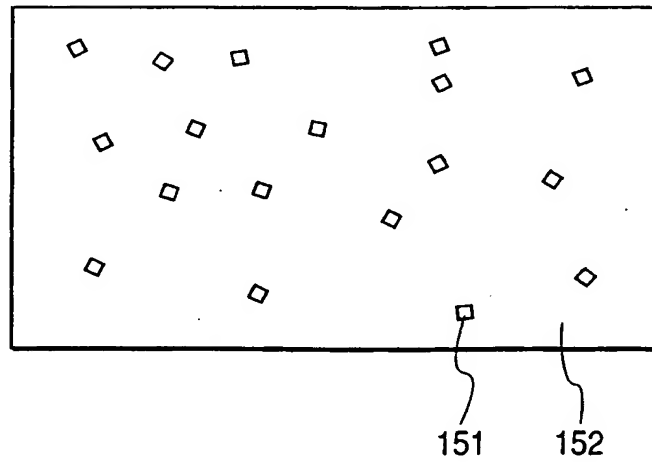
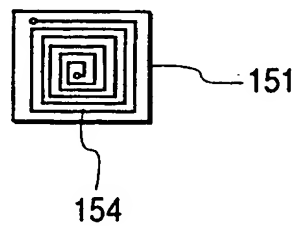


FIG. 15B



12 / 20

FIG. 16

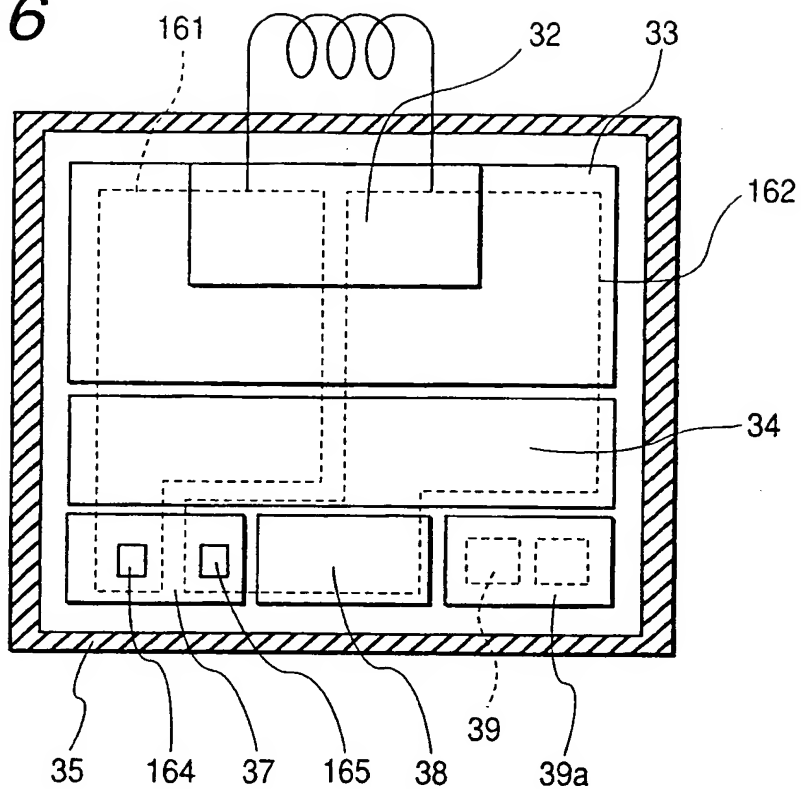
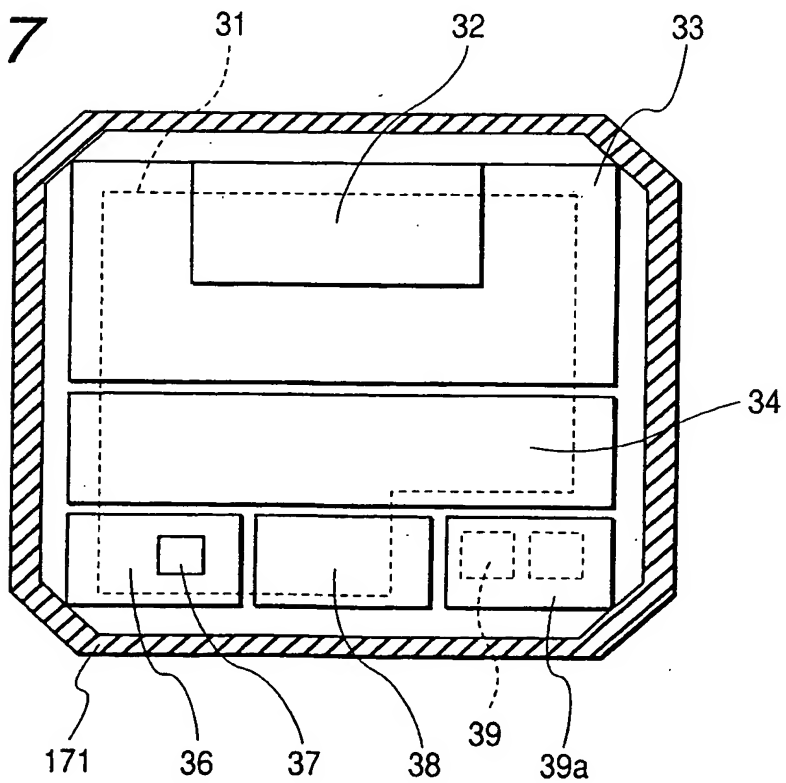


FIG. 17



13/20

FIG. 18

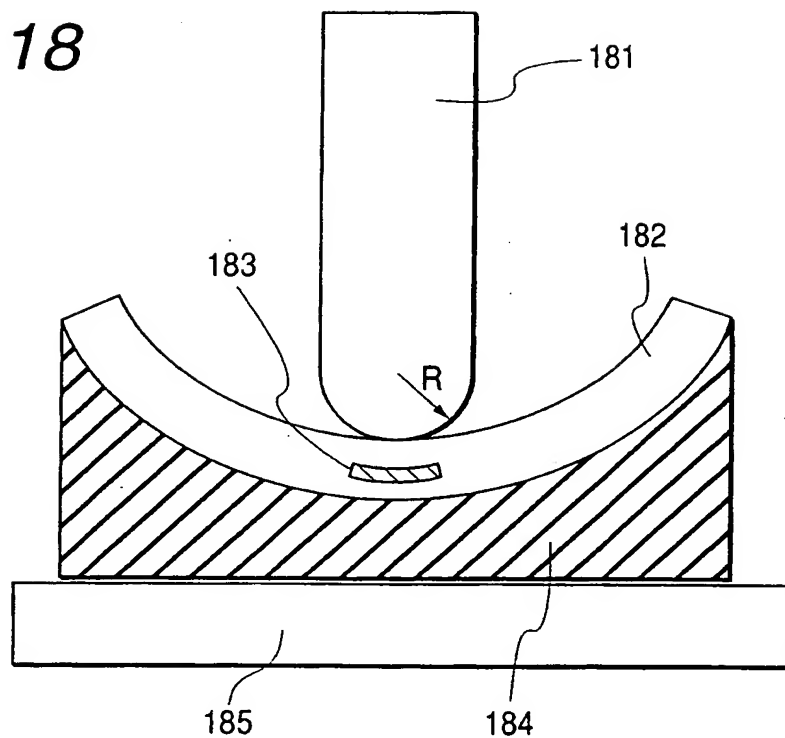
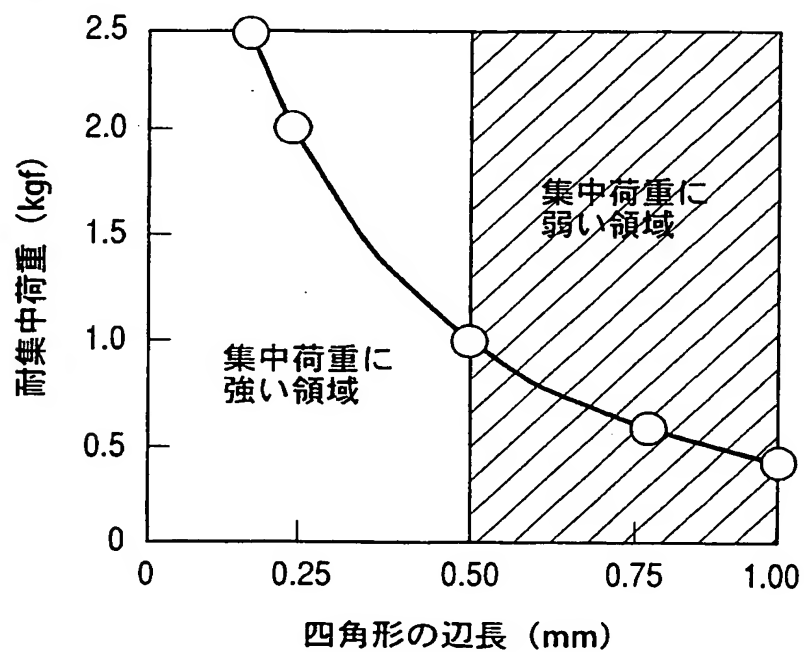


FIG. 19



14 / 20

FIG. 20A

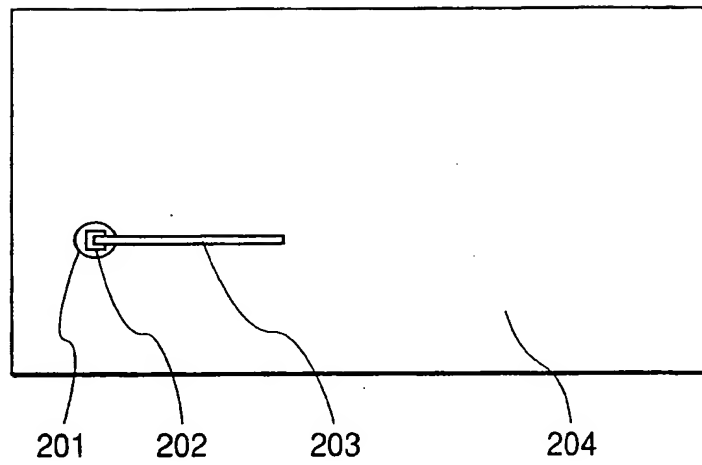


FIG. 20B

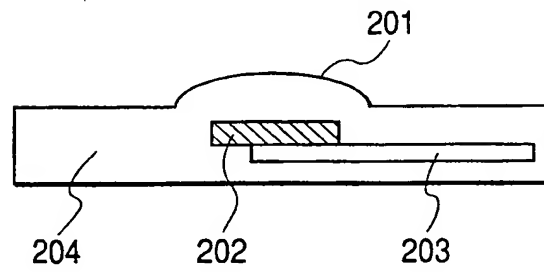
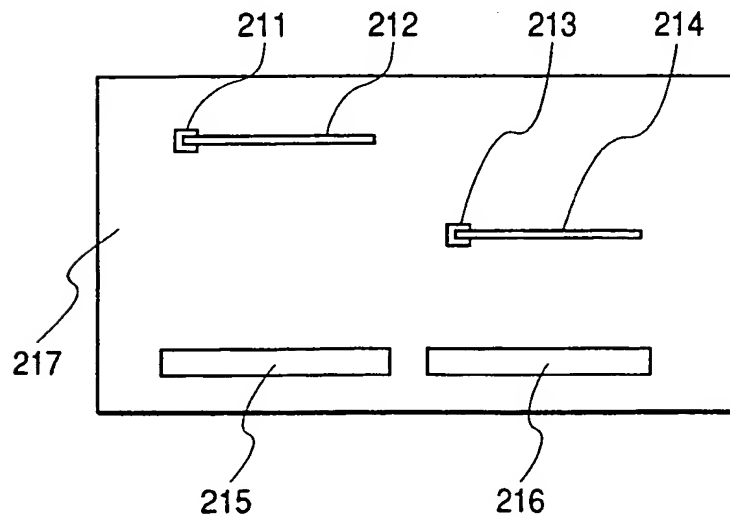


FIG. 21



15 / 20

FIG. 22

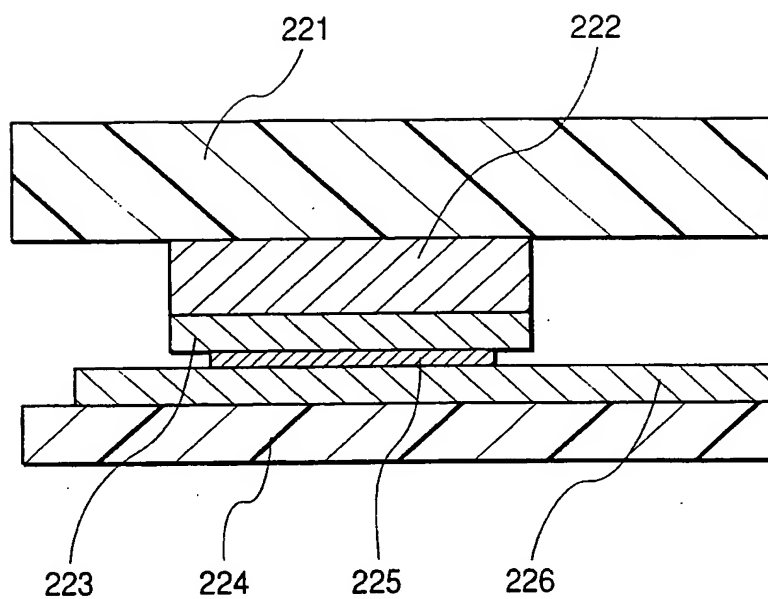


FIG. 23

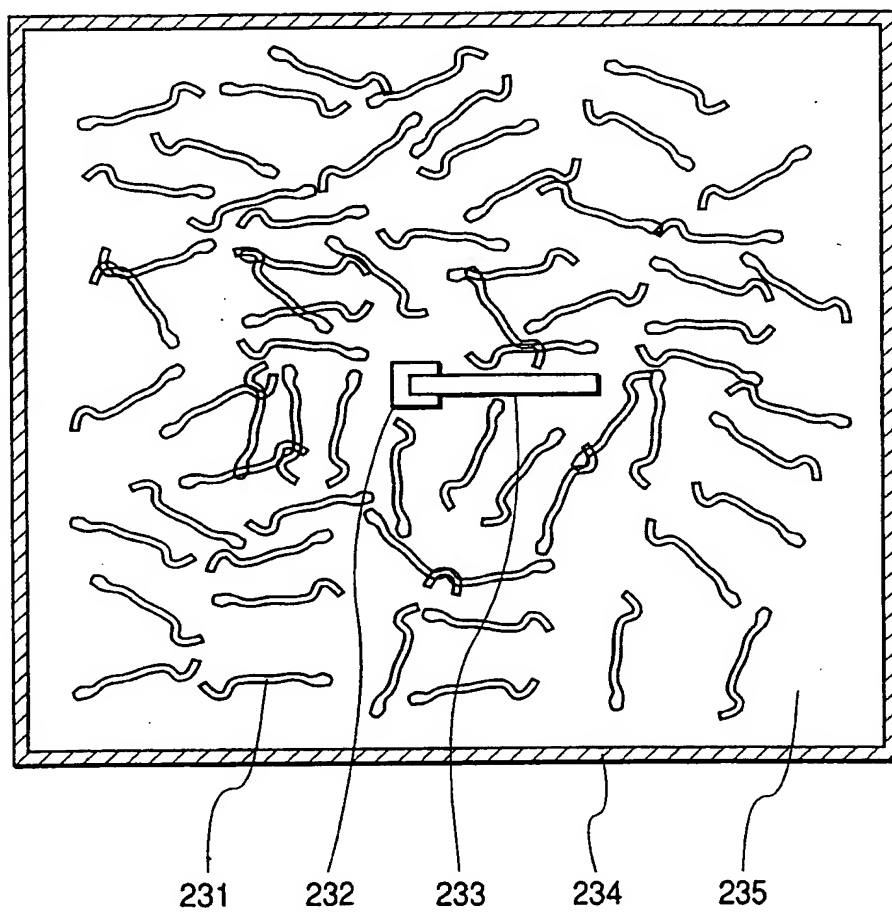
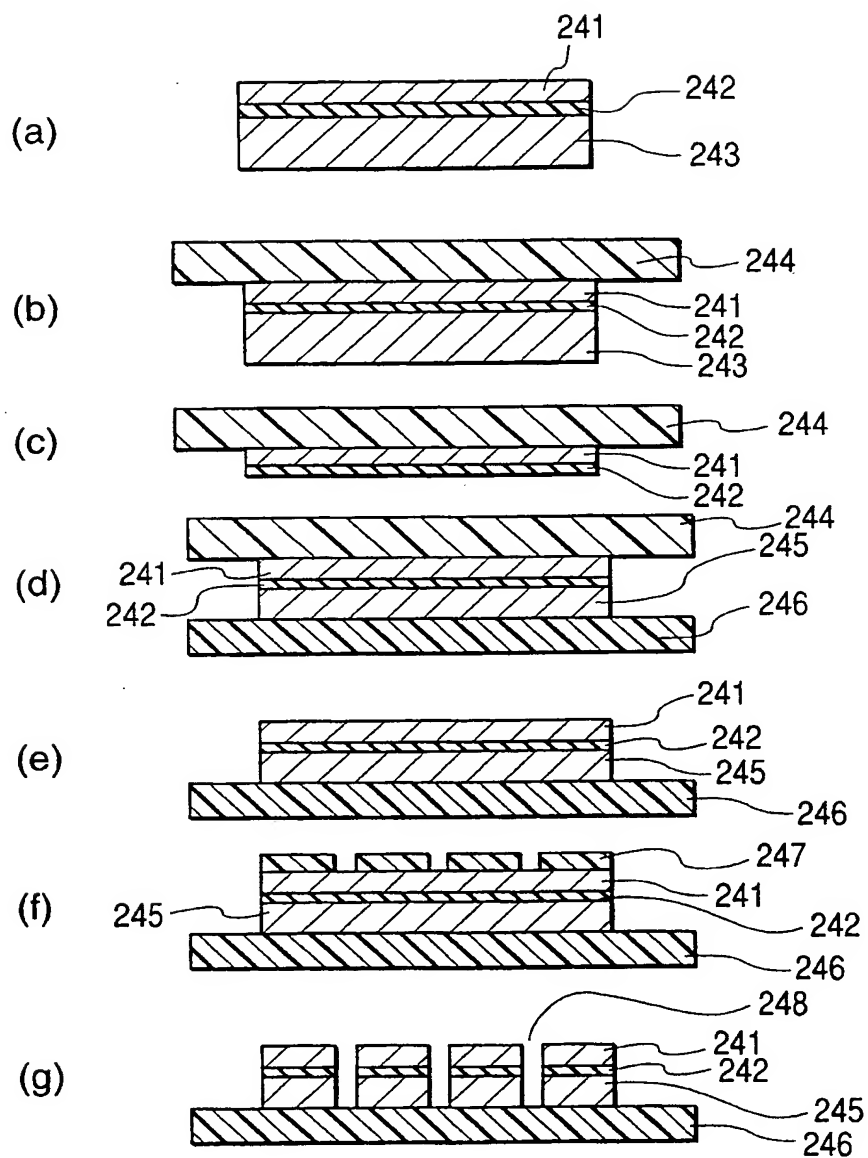


FIG. 24

17 / 20

FIG. 25

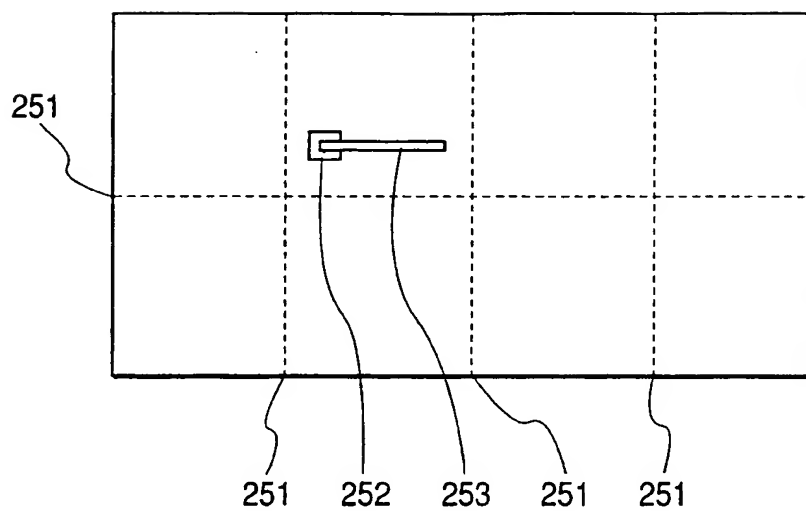


FIG. 27A

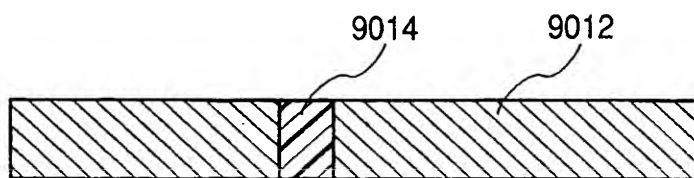


FIG. 27B

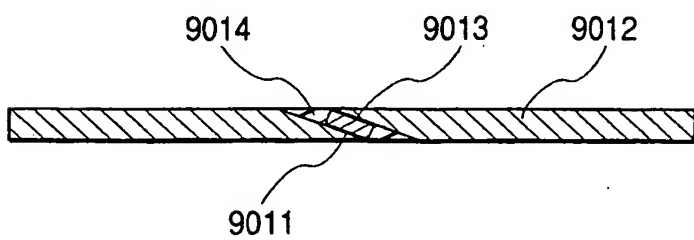


FIG. 26A

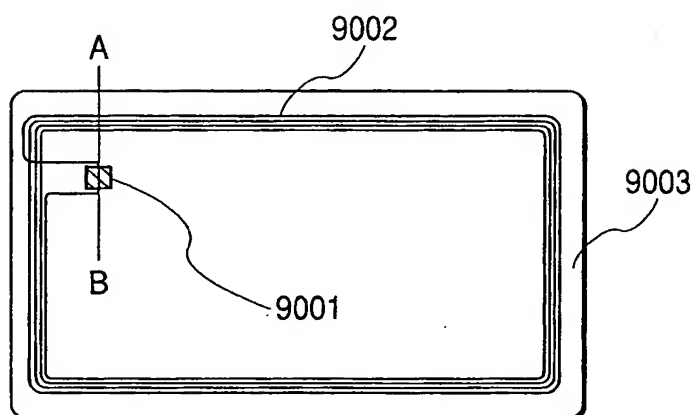


FIG. 26B

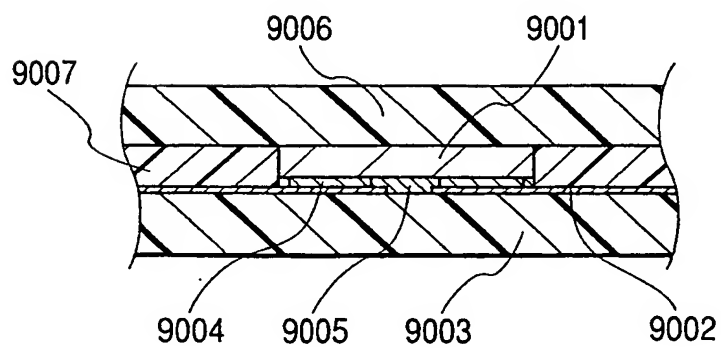


FIG. 28A

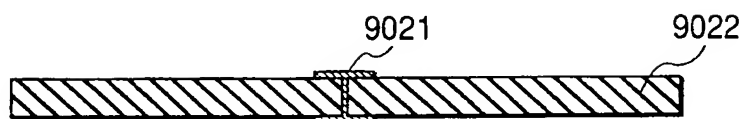


FIG. 28B

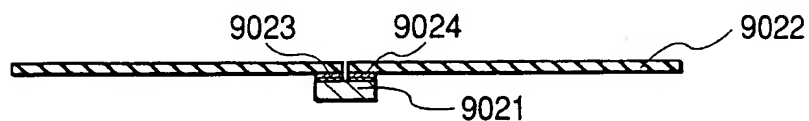


FIG. 28C

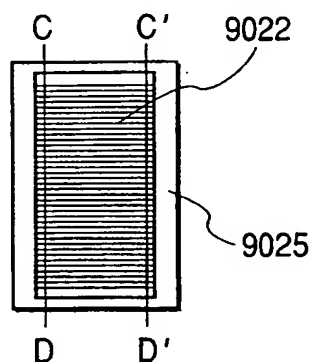


FIG. 28D

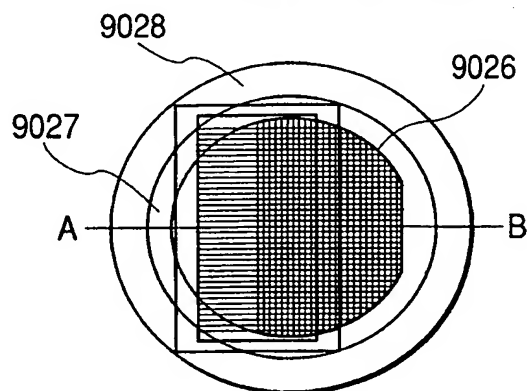
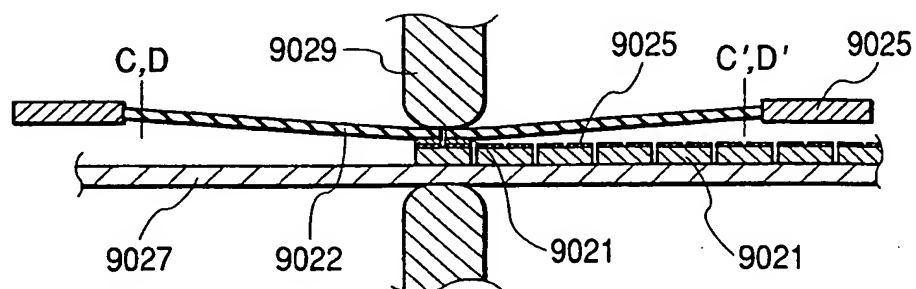
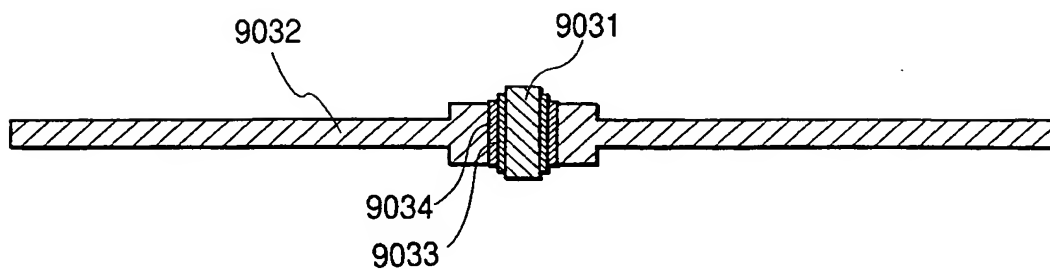
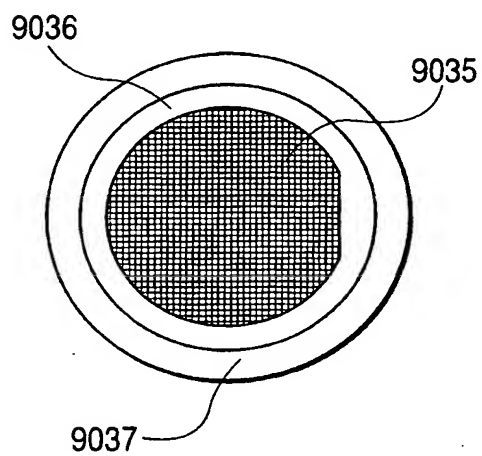
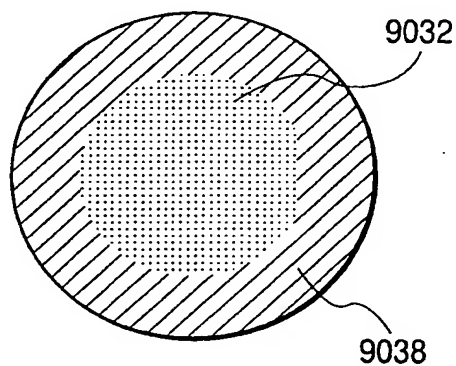
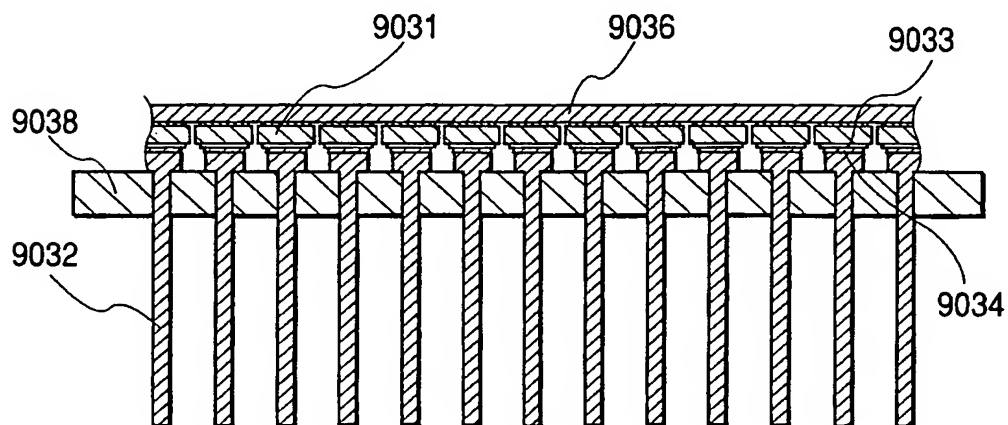


FIG. 28E



20 / 20

FIG. 29A*FIG. 29B**FIG. 29C**FIG. 29D*

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/06944

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G06K19/07, B42D15/10, D21H21/48

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ G06K17/00-19/07, B42D15/10, D21H21/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1926-1996 Jitsuyo Shinan Toroku Koho 1996-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Toroku Jitsuyo Shinan Koho 1994-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 9-142067, A (ROHM CO., LTD.), 03 June, 1997 (03.06.97) (Family: none)	1-9, 13-30
A	EP, 786357, A1 (Rohm Co.Ltd), 30 July, 1997 (30.07.97), & WO, 96009175 & JP, 8-90966, A	1-9, 13-30
A	JP, 10-315669, A (KONICA CORPORATION), 02 December, 1998 (02.12.98) (Family: none)	1-9, 13-30
A	JP, 8-127997, A (Printing Bureau Ministry of Finance Japan), 21 May, 1996 (21.05.96) (Family: none)	1, 22
A	US, 5601931, A (NHK Spring Co. Ltd), 11 February, 1997 (11.02.97) & EP, 656607, A2 & JP, 7-156583, A	8, 14, 20
A	JP, 9-245137, A (Dainippon Printing Co., Ltd.), 19 September, 1997 (19.09.97) (Family: none)	10
A	JP, 6-96300, A (Masuo Ikeuchi),	11, 12

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
15 March, 2000 (15.03.00)

Date of mailing of the international search report
28 March 2000 (28.03.00)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/06944**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	08 April, 1994 (08.04.94) (Family: none)	

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/06944

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

A technical feature common to Claims 1 to 9 and 13 to 29 is "a semiconductor device having a semiconductor chip of which plane size at a longer side is up to 0.5 mm and which is connected with an antenna":

A technical feature of Claim 10 is "a semiconductor device having a specific forgery discriminating function using random numbers":

A technical feature common to Claims 11 and 12 is "a semiconductor device transmitting one bit of information in a semiconductor chip by changing an antenna load in the semiconductor chip at up to a frequency based on a plurality of frequencies of a carrier wave": and

A technical feature of Claim 30 is "a semiconductor device having the main plane of an IC semiconductor chip tilting in a major-axis direction of an antenna".

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest ☐ The additional search fees were accompanied by the applicant's protest.
☐ No protest accompanied the payment of additional search fees.

国際調査報告

国際出願番号 PCT/J P 99/06944

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G06K19/07, B42D15/10, D21H21/48

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G06K17/00-19/07, B42D15/10, D21H21/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996
日本国公開実用新案公報	1971-2000
日本国実用新案登録公報	1996-2000
日本国登録実用新案公報	1994-2000

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 9-142067, A (ローム株式会社) 3.6月.1997 (03.06.97), (ファミリーなし)	1-9, 13-30
A	E P, 786357, A1 (Rohm Co. Ltd) 30.7月.1997 (30.07.97) & WO, 96009175 & J P, 8-90966, A	1-9, 13-30
A	J P, 10-315669, A (コニカ株式会社) 2.12月.1998 (02.12.98), (ファミリーなし)	1-9, 13-30

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

15.03.00

国際調査報告の発送日

28.03.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

前田 仁

5 N

7815

電話番号 03-3581-1101 内線 3545

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 8-127997, A (大蔵省印刷局長) 21.5月.1996 (21.05.96), ファミリーなし	1, 22
A	US, 5601931, A (NHK Spring Co. Ltd) 11.2月.1997 (11.02.97) & EP, 656607, A2 & J P, 7-156583, A	8, 14, 20
A	J P, 9-245137, A (大日本印刷株式会社) 19.9月.1997 (19.09.97), ファミリーなし	10
A	J P, 6-96300, A (池内 益雄) 8.4月.1994 (08.04.94), ファミリーなし	11, 12

第Ⅰ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅱ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1-9, 13-29に共通する技術的特徴は「半導体チップの平面寸法が長辺0.5mm以下であってアンテナと接続される半導体装置」であり、
請求の範囲10の技術的特徴は「乱数を利用した特定の偽造判別機能を有する半導体装置」であり、
請求の範囲11, 12に共通する技術的特徴は「搬送波複数周波単位の周期内で半導体チップ内のアンテナ負荷を変えて半導体チップ内の情報の1ビット分を送出する半導体装置」であり、
請求の範囲30の技術的特徴は「IC半導体チップの主面がアンテナの長軸方向に傾斜している半導体装置」である。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。